

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

DE 27 2004  
O I P E  
P A T E N T & T R A D E M A R K S  
In the application of :  
Hiroto OHTAKE, et al.  
Application No.: 10/080,848 : Art Unit: 1765  
Filed: February 22, 2002 : Examiner: DEO, Duy Vu Nguyen  
For: **METHOD OF MANUFACTURING A  
SEMICONDUCTOR DEVICE CAPABLE  
OF ETCHING A MULTI-LAYER  
OF ORGANIC FILMS AT A HIGH  
SELECTIVITY** : Docket No.: KKM-00101

**Certificate of Mailing**

I hereby certify that the foregoing documents are being deposited with the United States Postal Service as first class mail, in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA, 22313-1450 on December 21, 2004.

*Alison L. Barnett*

Name: Alison L. Barnett

**SUBMISSION OF PRIORITY DOCUMENT**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

Attached hereto is Japanese Application No. 2001-047358 filed February 22, 2001, a priority document for the above-referenced application. Should there be any questions after reviewing this submission, the Examiner is invited to contact the undersigned at 617-248-4038.

Respectfully submitted,  
CHOATE, HALL & STEWART

*Donald W. Muirhead*  
Donald W. Muirhead  
Reg. No. 33,978

December 21, 2004

Date

**Customer No.: 26339**  
Patent Group  
Choate, Hall & Stewart  
Exchange Place  
53, State Street  
Boston, MA 02109-2804

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 2月22日

出願番号

Application Number:

特願2001-047358

出願人

Applicant(s):

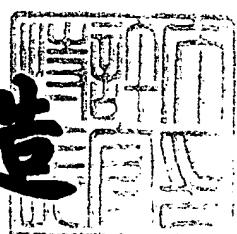
日本電気株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年12月28日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 34002140

【提出日】 平成13年 2月22日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/312

【発明者】

【住所又は居所】 東京都港区芝五丁目 7番 1号 日本電気株式会社内

【氏名】 大竹 浩人

【発明者】

【住所又は居所】 東京都港区芝五丁目 7番 1号 日本電気株式会社内

【氏名】 斎藤 忍

【発明者】

【住所又は居所】 東京都港区芝五丁目 7番 1号 日本電気株式会社内

【氏名】 多田 宗弘

【発明者】

【住所又は居所】 東京都港区芝五丁目 7番 1号 日本電気株式会社内

【氏名】 林 喜宏

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100102864

【弁理士】

【氏名又は名称】 工藤 実

【選任した代理人】

【識別番号】 100099553

【弁理士】

【氏名又は名称】 大村 雅生

【手数料の表示】

【予納台帳番号】 053213

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715177

【プルーフの要否】 要

【書類名】明細書

【発明の名称】 半導体装置の製造方法、及び半導体装置

【特許請求の範囲】

【請求項1】 シリコン含有有機膜と有機膜から構成される複合膜に対して、窒素と水素との混合系ガスプラズマを用いて前記有機膜をエッチングすることを特徴とする

半導体装置の製造方法。

【請求項2】 シリコン含有有機膜上に形成された有機膜に対し、窒素と水素の混合系ガスプラズマを用いて前記シリコン含有有機膜をエッチングストッパーとして前記有機膜に開口部を形成することを特徴とする

請求項1記載の半導体装置の製造方法。

【請求項3】 有機膜上に形成されたシリコン含有有機膜をマスクとし、窒素と水素の混合系ガスプラズマを用いて前記有機膜に開口部を形成することを特徴とする

請求項1記載の半導体装置の製造方法。

【請求項4】 第1シリコン含有有機膜の上に有機膜を形成し、前記有機膜の上に第2シリコン含有有機膜を形成し、第2シリコン含有有機膜をマスクとし、且つ、第1のシリコン含有有機膜をエッチングストッパーとして、窒素と水素の混合系ガスプラズマを用いて、前記有機膜に開口を形成することを特徴とする

請求項1から請求項3のいずれかに記載の半導体装置の製造方法。

【請求項5】 有機膜上にシリコン含有有機膜と無機絶縁膜とを形成する工程と、

フォトレジスト有機膜パターンを用いて前記無機絶縁膜を剥き前記シリコン含有有機膜に至る開口部を形成する工程と、

窒素と水素の混合系ガスプラズマを用いてフォトレジスト有機膜パターンを選択的に除去する工程と、

前記無機絶縁膜に形成された前記開口部をマスクとして前記シリコン含有有機膜および前記有機膜をエッチングする工程を備えることを特徴とする

請求項1記載の半導体装置の製造方法。

【請求項6】 シリコン含有絶縁膜と無機絶縁膜とからなる積層膜の表面と、前記積層膜に設けられた開口の内部とに存在する有機膜を、窒素と水素の混合系ガスプラズマを用いて除去することを特徴とする

請求項1記載の半導体装置の製造方法。

【請求項7】 前記シリコン含有有機膜がジビニルシロキサンベンゾシクロブテンの重合体で形成されていることを特徴とする

請求項1から請求項6のいずれかに記載の半導体装置の製造方法。

【請求項8】 (a) シリコンを含有する有機化合物で形成されたシリコン含有有機膜を形成する工程と、

(b) シリコンを含有しない有機化合物で形成されたシリコン非含有有機膜を、前記シリコン含有有機膜に接続するように形成する工程と、

(c) 窒素と水素とを含むエッティングガスを使用して、前記シリコン非含有有機膜をエッティングする工程

とを備える

半導体装置の製造方法。

【請求項9】 (d) シリコンを含有する第1有機化合物で形成されたシリコン含有有機膜を、基板の上面側に形成する工程と、

(e) 前記シリコン含有有機膜の上面側に、シリコンを実質的に含有しない第2有機化合物で形成されたシリコン非含有有機膜を形成する工程と、

(f) 前記シリコン非含有有機膜を、窒素と水素とを含むエッティングガスを使用してエッティングし、前記シリコン含有有機膜を露出する工程とを備える

半導体装置の製造方法。

【請求項10】 請求項9に記載の半導体装置の製造方法において、更に、

(g) 前記シリコン非含有有機膜の上面側に、シリコンを含有する有機化合物で形成された他のシリコン含有有機膜を形成する工程と、

(h) 前記他のシリコン含有有機膜に開口を設ける工程

とを備え、

前記(f)工程は、

(i) 窒素と水素とを含むエッティングガスを使用して、前記シリコン非含有有機膜を前記開口からエッティングし、前記シリコン含有有機膜の表面の一部を露出する工程

を含む

半導体装置の製造方法。

【請求項11】 請求項10に記載の半導体装置の製造方法において、

更に、

(j) 前記他のシリコン含有有機膜の上面側から、前記シリコン含有有機膜と前記他のシリコン含有有機膜とを同時にエッティングして、前記一部から前記基板に到達する他の開口を形成する工程を備え、

前記他のシリコン含有有機膜の膜厚は、前記シリコン含有有機膜の膜厚より厚い

半導体装置の製造方法。

【請求項12】 (k) シリコンを実質的に含有しない第1有機化合物で形成されたシリコン非含有有機膜を、基板の上面側に形成する工程と、

(l) 前記シリコン非含有有機膜の上面側に、シリコンを含有する第2有機化合物で形成されたシリコン含有有機膜を形成する工程と、

(m) 前記シリコン含有有機膜に開口を設ける工程と、

(n) 窒素と水素とを含むエッティングガスを使用して、前記シリコン非含有有機膜を前記開口からエッティングし、前記基板を露出する工程

とを備える

半導体装置の製造方法。

【請求項13】 (o) シリコンを含有する第1有機化合物で形成されたシリコン含有有機膜を形成する工程と、

(p) 前記シリコン含有有機膜に開口を形成する工程と、

(q) 前記開口の内部に、シリコンを含有しない第2有機化合物で形成されたシリコン非含有有機膜を形成する工程と、

(r) 前記シリコン非含有有機膜を窒素と水素とを含むエッティングガスを使用して除去する工程とを備える

半導体装置の製造方法。

【請求項14】 請求項8から請求項13のいずれか一に記載の半導体装置の製造方法において、

前記エッティングガスは、実質的に酸素を含まない

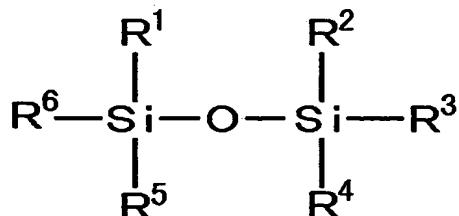
半導体装置の製造方法。

【請求項15】 請求項8から請求項13のいずれか一に記載の半導体装置の製造方法において、

前記第1有機化合物は、下記構造式を有する化合物の重合体を含む

半導体装置の製造方法。

【化1】



R<sup>1</sup>～R<sup>6</sup>：炭化水素基

【請求項16】 請求項8から請求項13のいずれか一に記載の半導体装置の製造方法において、

前記第1有機化合物は、ジビニルシリコサンベンゾシクロブテンが重合された重合体を含む

半導体装置の製造方法。

【請求項17】 請求項8から請求項13のいずれか一に記載の半導体装置の製造方法において、

前記第1有機化合物は、シリコサンポリイミドが重合された重合体を含む

半導体装置の製造方法。

【請求項18】 請求項8から請求項13のいずれか一に記載の半導体装置の製造方法において、

前記第1有機化合物は、シリコン酸化膜よりも比誘電率が低い半導体装置の製造方法。

【請求項19】 請求項8から請求項13のいずれか一に記載の半導体装置の製造方法において、

前記第2有機化合物は、シリコン酸化膜よりも比誘電率が低い半導体装置の製造方法。

【請求項20】 半導体基板上にシリコンを含まない有機系低誘電率膜と、この有機系低誘電率膜の下もしくは上、あるいはその上下に形成されるシリコン含有有機膜を具備することを特徴とする半導体装置。

【請求項21】 半導体基板上にシリコンを含まない有機系低誘電率膜と、この有機系低誘電率膜の下もしくは上、あるいはその上下に形成されるシリコン含有有機膜からなる積層膜の開口部に導電膜が選択的に埋め込まれていることを特徴とする請求項20記載の半導体装置。

【請求項22】 シリコン含有有機膜がジビニルシロキサンベンゾシクロブテンが重合された重合体で形成されたことを特徴とする請求項20又は請求項21のいずれかに記載の半導体装置。

【請求項23】 シリコンを含む第1有機化合物で形成されたシリコン含有有機膜と、

前記シリコン含有有機膜に接続し、且つ、シリコンを含まない第2有機化合物で形成されたシリコン非含有有機膜とを備える

半導体装置。

【請求項24】 基板と、

前記基板の上面側に形成され、シリコンを含む第1有機化合物で形成されたシリコン含有有機膜と、

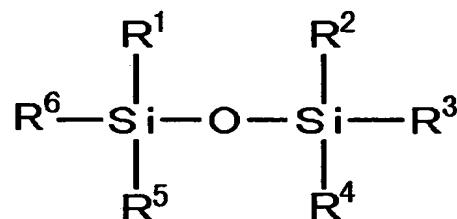
前記シリコン含有有機膜の上面側に形成され、シリコンを含まない第2有機化合物で形成され、且つ、前記シリコン含有有機膜に到達する配線溝が形成された

シリコン非含有有機膜と、  
前記配線溝の内部に形成された導電体  
とを備える  
半導体装置。

【請求項25】 請求項23又は請求項24のいずれかに記載の半導体装置において、

前記第1有機化合物は、下記構造式を有する化合物の重合体を含む  
半導体装置。

【化2】



【請求項26】 請求項23又は請求項24のいずれかに記載の半導体装置において、

前記第1有機化合物は、ジビニルシリコサンベンゾシクロブテンが重合された  
重合体を含む  
半導体装置。

【請求項27】 請求項23又は請求項24のいずれかに記載の半導体装置において、

前記第1有機化合物は、シリコサンポリイミドが重合された重合体を含む  
半導体装置。

【請求項28】 シリコンを含む有機化合物で形成されたシリコン含有有機  
膜を備えている

シリコンを含まない有機化合物で形成された有機膜をエッティングするためのハ  
ードマスク。

【請求項29】 シリコンを含む有機化合物で形成されたシリコン含有有機

膜を備えている

シリコンを含まない有機化合物で形成された有機膜をエッティングするためのエッティングストッパー膜。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置の製造方法に関し、特に、有機膜が含まれる半導体装置の製造方法に関する。

【0002】

【従来の技術】

近年のULSIデバイスでは、数mm角のチップに数百万個以上の半導体素子を集積する必要があり、半導体素子を微細化、多層化することが不可欠である。特にデバイス動作速度の高速化のため、配線抵抗および層間容量の低減が重要な課題である。

【0003】

配線抵抗を低減させるために、銅を配線材料に用いる方法が提案されている。この銅配線は、低抵抗かつ高信頼性であり、次世代配線材料としてもっとも注目されている。しかし、銅は従来のアルミ材料と異なり、ドライエッティングによる加工が難しい。そのため、銅配線の形成には、化学的機械的研磨法 (CMP : Chemical Mechanical Polishing) を用いた埋め込み配線技術が行われている。

【0004】

図19、図20、及び図21は、典型的な銅の埋め込み配線技術を示す。まず、図19 (a) に示されているように、シリコン基板のような半導体ウエハ1aの上面に、MOSトランジスタ1が形成される。即ち、半導体ウエハ1aの上面に、MOSトランジスタ1を構成するソース/ドレイン1b、ゲート1c、及びサイドウォール1dが形成される。

【0005】

続いて、図19 (b) に示されているように、シリコン酸化膜2のような層間

絶縁膜が、MOSトランジスタ1を覆うように形成される。更に、図19(c)に示されているように、MOSトランジスタ1のソース／ドレイン1bに接続するプラグ3が形成される。プラグ3は、タングステンプラグのような導電性プラグで形成される。

#### 【0006】

次に、図20(a)に示されているように、シリコン窒化膜4がCVD法により形成される。更に、シリコン窒化膜4の上面に、層間絶縁膜として、シリコン酸化膜5が形成される。シリコン窒化膜4は、シリコン酸化膜5をエッチングする際のエッチングストッパーになる。

#### 【0007】

次に、図20(b)に示されているように、シリコン酸化膜5の上面にフォトレジスト6が形成される。フォトレジスト6には、フォトリソグラフィー技術を用いて開口溝6aが形成される。更に、図20(c)に示されているように、フォトレジスト6をマスクとしてシリコン酸化膜5がエッチングされる。更に、酸素プラズマを用いてフォトレジスト6が剥離される。

#### 【0008】

更に、図21(a)に示されているように、シリコン酸化膜5をマスクとしてシリコン窒化膜4がエッチングされ、下層とのコンタクト7が形成される。その後、銅がコンタクト7にめっき法によって埋め込まれ、更に化学的機械的研磨法(CMP法)で研磨され、図21(b)に示されているように、銅配線8が形成される。

#### 【0009】

他の銅の埋め込み配線技術として、低誘電率有機膜を層間絶縁膜に用いる方法が提案されている(図22、図23、及び図24)。この銅の埋め込み配線技術では、低誘電率有機膜が層間絶縁膜として用いられ、配線間容量の低減が図られている。

#### 【0010】

当該埋め込み配線技術では、まず、図22(a)に示されているように、シリコン基板のような半導体ウエハ11aの上面に、ソース／ドレイン11b、ゲー

ト11c、及びサイドウォール11dが形成される。ソース／ドレイン11b、ゲート11c、及びサイドウォール11dは、MOSトランジスタ11を構成する。続いて、図22(b)に示されているように、MOSトランジスタ11を覆うように、層間絶縁膜としてシリコン酸化膜12が成膜される。

#### 【0011】

更に、図22(c)に示されているように、MOSトランジスタ11に接続するプラグ13が形成される。プラグ13は、タンゲステンプラグのような導電性プラグである。更に、シリコン酸化膜12とプラグ13を被覆するように、シリコン窒化膜14が形成される。さらにシリコン窒化膜14の上面に、層間絶縁膜として、スピニ塗布法によって有機膜15が形成される。有機膜15は、ポリアリルスエーテルのような低誘電率有機材料によって形成される。シリコン窒化膜14は、有機膜15をエッティングする際のエッティングストッパーとして機能する。

#### 【0012】

さらに、図23(a)に示されているように、積層無機マスク膜としてシリコン窒化膜16とシリコン酸化膜17とが順次に形成される。これにより、低誘電率の有機膜15が高誘電率のシリコン窒化膜14、16に挟まれた構造が形成される。

#### 【0013】

次に、図23(b)シリコン酸化膜17の上面にフォトレジスト18が形成され、更に、フォトリソグラフィー技術を用いてフォトレジスト18に開口溝18aが形成される。続いて、図23(c)に示されているように、フォトレジスト18をマスクとしてシリコン酸化膜17がエッティングされ、開口部17aが形成される。更に、酸素プラズマを用いてフォトレジスト18が剥離される。

#### 【0014】

前述のシリコン窒化膜16は、フォトレジスト18を剥離する酸素プラズマから、有機膜15を保護するために形成されている。フォトレジスト18を剥離する際、シリコン酸化膜17に形成された開口部17aの底部にはシリコン窒化膜16が存在する。酸素プラズマに有機膜15が曝されてエッティングされることはない。

ない。フォトレジスト18の剥離は水素系プラズマによっても可能である。しかし、この水素系プラズマでも有機膜15はエッティングされてしまう。従って、水素系プラズマを使用してフォトレジスト18の剥離を行う場合にも、高誘電率のシリコン窒化膜16が有機膜15の上面に形成される。

#### 【0015】

その後、図24(a)に示されているように、パターニングされたシリコン酸化膜17をハードマスクとして、シリコン窒化膜16がエッティングされる。更に、図24(b)に示されているように、有機膜15が、N<sub>2</sub>/O<sub>2</sub>系プラズマガスを使用してエッティングされる。この際、シリコン窒化膜14がエッティングストッパーとして作用する。

#### 【0016】

さらに、エッティングストッパーであるシリコン窒化膜14がエッティングされ、プラグ13に接続するコンタクト孔19aが形成される。その後、図24(c)に示されているように、コンタクト孔19aに、Ta/TaN膜が形成され、銅膜がめっき法により埋め込まれ、更に、CMP法によってコンタクト孔19aの外部のTa/TaN膜及び銅膜が除去されて、有機膜15に埋め込まれた銅配線19が形成される。

#### 【0017】

また、銅配線19の形成後に、図25に示されているように、銅配線19およびシリコン酸化膜17を覆うようにキャップ膜20が形成される場合がある。キャップ膜20は、銅配線19に含まれる銅の拡散を抑制すると同時に銅配線19の上部に配線を形成するときに、ストッパー膜の機能を果たす。キャップ膜20はシリコン窒化膜や炭化シリコン膜(SiC)や炭化窒化シリコン膜(SiCN)のような高誘電率無機膜が用いられている。

#### 【0018】

このように、公知のその銅の埋め込み配線技術では、ULSIの多層配線の配線間容量を下げる目的として、層間絶縁膜として低誘電率の有機膜15が導入されている。

#### 【0019】

しかし、公知の銅の埋め込み配線技術では、低誘電率の有機膜15が、高誘電率のシリコン窒化膜16で被覆されている。これは、有機膜15は、フォトレジストの剥離に用いられる酸素系プラズマや水素系プラズマに対してエッチングされる性質を有しているためである。すなわち、フォトレジスト剥離の酸素プラズマアッティング時における有機膜エッチングを避けるために、高誘電率のシリコン窒化膜等の無機絶縁膜で有機膜表面が覆われている。更に、公知の銅の埋め込み配線技術では、有機膜15の下面には、エッチングストッパーとして高誘電率のシリコン窒化膜14が設けられている。

#### 【0020】

このように有機膜15が高誘電率のシリコン窒化膜14、16で挟まれていることは、実効的な配線間容量を増大し、好ましくない。

#### 【0021】

さらには、公知の銅の埋め込み配線技術では、キャップ膜20にもシリコン窒化膜や炭化シリコン膜(SiC)や炭化窒化シリコン膜(SiCN)等の高誘電率無機膜が用いられる。これは、実効的な配線間容量を増大する点で好ましくない。

#### 【0022】

このような問題は、複数の有機膜を高い選択比でエッチングする技術が提供されることにより解決される。複数の有機膜を高い選択比でエッチングする技術が提供されることが望まれる。特に、複数の有機膜を高い選択比でエッチングする技術を使用することにより、配線間容量が削減された半導体装置が製造されることが望まれる。

#### 【0023】

また、複数の有機膜を高い選択比でエッチングする技術が提供されれば、半導体装置の製造工程の自由度が大きくなる。例えば、複数の有機膜を高い選択比でエッチングする技術が提供されれば、半導体装置に含まれるピアの形成と埋め込み配線溝との形成のいずれを先行して行うかによって、半導体装置の製造工程に含まれるエッチング工程や成膜工程を行う順序の自由に選択することができる。

#### 【0024】

複数の有機膜を高い選択比でエッティングする技術を使用することにより、半導体装置の製造工程の自由度が高められることが望まれる。

【0025】

【発明が解決しようとする課題】

本発明の目的は、複数の有機膜を高い選択比でエッティングする技術を提供することにある。

【0026】

本発明の他の目的は、複数の有機膜を高い選択比でエッティングする技術を使用して、配線間容量が削減された半導体装置を製造することにある。

【0027】

本発明の他の目的は、複数の有機膜を高い選択比でエッティングする技術を使用することにより、半導体装置の製造工程の自由度を高めることにある。

【0028】

【課題を解決するための手段】

その課題を解決するための手段は、下記のように表現される。その表現中に現れる技術的事項には、括弧（）つきで、番号、記号等が添記されている。その番号、記号等は、本発明の複数の実施の形態のうちの、少なくとも1つの実施の形態を構成する技術的事項、特に、その実施の形態に対応する図面に表現されている技術的事項に付けられている参照番号、参照記号等に一致している。このような参照番号、参照記号は、請求項記載の技術的事項と実施の形態の技術的事項との対応・橋渡しを明確にしている。このような対応・橋渡しは、請求項記載の技術的事項が実施の形態の技術的事項に限定されて解釈されることを意味しない。

【0029】

本発明の半導体装置の製造方法は、シリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103、105）と有機膜（35、45、55、63、72、83、85、109）から構成される複合膜に対して、窒素と水素との混合系ガスプラズマを用いて有機膜（35、45、55、63、72、83、85、109）をエッティングすることを特徴とする。

【0030】

有機膜（35、45、55、63、72、83、85、109）は、窒素と水素との混合系ガスプラズマによって、容易にエッティングされるのに対し、シリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103）は、窒素と水素との混合系ガスプラズマによっては、ほとんどエッティングされない。これにより、有機膜（35、45、55、63、72、83、85、109）をエッティングする際に、シリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103）に対する選択比を高くすることができる。

#### 【0031】

また、当該半導体装置の製造方法は、シリコン含有有機膜（34、44、54、62、82、84）上に形成された有機膜（35、45、55、63、83、85）に対し、窒素と水素の混合系ガスプラズマを用いてシリコン含有有機膜（34、44、54、62、82、84）をエッティングストッパーとして有機膜（35、45、55、63、83、85）に開口部（35a、45a、55a、69b、91a、91b）を形成することを特徴とする。当該半導体装置の製造方法では、窒素と水素の混合系ガスプラズマを用いて有機膜（35、45、55、63、83、85）に開口部（35a、45a、55a、69b、91a、91b）を形成するエッティングは、シリコン含有有機膜（34、44、54、62、82、84）によって停止する。

#### 【0032】

また、当該半導体装置の製造方法は、有機膜（45、55、63、85）上に形成されたシリコン含有有機膜（46、56、64、86）をマスクとし、窒素と水素の混合系ガスプラズマを用いて有機膜（45、55、63、85）に開口部（45a、55a、69a、91b）を形成することを特徴とする。当該半導体装置の製造方法では、開口部（45a、55a、69a、91b）を形成するエッティングの際、シリコン含有有機膜（46、56、64、86）は、ほとんどエッティングされず、マスクの役割を果たす。

#### 【0033】

また、当該半導体装置の製造方法は、第1シリコン含有有機膜（44、54、

62、84) の上に有機膜(45、55、63、85)を形成し、有機膜(45、55、63、85)の上に第2シリコン含有有機膜(46、56、64、86)を形成し、第2シリコン含有有機膜(46、56、64、86)をマスクとし、且つ、第1シリコン含有有機膜(44、54、62、84)をエッティングストッパーとして、窒素と水素の混合系ガスプラズマを用いて、有機膜(45、55、63、85)に開口(45a、55a、69a、91b)を形成することを特徴とする。当該半導体装置の製造方法では、有機膜(45、55、63、85)に開口(45a、55a、69a、91b)を形成するエッティングは、第1シリコン含有有機膜(44、54、62、84)によって停止する。同時に、第2シリコン含有有機膜(46、56、64、86)は、ほとんどエッティングされず、マスクの役割を果たす。

#### 【0034】

また、当該半導体装置の製造方法は、有機膜(45、63、85)上にシリコン含有有機膜(46、64、86)と無機絶縁膜(47、65、87)とを形成する工程と、フォトレジスト有機膜パターン(48、66、88)を用いて無機絶縁膜(47、65、87)を貢きシリコン含有有機膜(46、64、86)に至る開口部(47a、65a、87a)を形成する工程と、窒素と水素の混合系ガスプラズマ用いてフォトレジスト有機膜パターン(48、66、88)を選択的に除去する工程と、無機絶縁膜(47、65、87)に形成された開口部(47a、65a、87a)をマスクとしてシリコン含有有機膜(46、64、86)および有機膜(45、63、85)をエッティングする工程とを備えることを特徴とする。

#### 【0035】

また、当該半導体装置の製造方法は、シリコン含有絶縁膜(103、105)と無機絶縁膜(104、106)とからなる積層膜の表面と、積層膜に設けられた開口(103a)の内部とに存在する有機膜(109)を、窒素と水素の混合系ガスプラズマを用いて除去することを特徴とする。当該半導体装置の製造方法は、有機膜(109)を除去する際に、シリコン含有絶縁膜(103、105)はほとんどエッティングされない。したがって、有機膜(109)を除去する際に

充分なオーバーエッチングが可能である。

【0036】

また、当該半導体装置の製造方法は、シリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103、105）がジビニルシロキサンベンゾシクロブテンの重合体で形成されていることを特徴とする

【0037】

本発明による半導体装置の製造方法は、

(a) シリコンを含有する有機化合物で形成されたシリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103、105）を形成する工程と、

(b) シリコンを含有しない有機化合物で形成されたシリコン非含有有機膜（35、45、55、63、72、83、85、109）を、シリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103、105）に接続するように形成する工程と、

(c) 窒素と水素とを含むエッチングガスを使用して、シリコン非含有有機膜（35、45、55、63、72、83、85、109）をエッチングする工程とを備える。

【0038】

シリコン非含有有機膜（35、45、55、63、72、83、85、109）は、窒素と水素との混合系ガスプラズマによって、容易にエッチングされるのに対し、シリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103）は、窒素と水素との混合系ガスプラズマによつては、ほとんどエッチングされない。これにより、シリコン非含有有機膜（35、45、55、63、72、83、85、109）をエッチングする際に、シリコン含有有機膜（34、44、46、54、56、62、64、73、82、84、86、103）に対する選択比を高くすることができる。

【0039】

また、当該半導体装置の製造方法は、

(d) シリコンを含有する第1有機化合物で形成されたシリコン含有有機膜（

34、44、54、62、82、84)を、基板(30~33、40~43、50~53、61、71、82、101)の上面側に形成する工程と、

(e) シリコン含有有機膜(34、44、54、62、82、84)の上面側に、シリコンを実質的に含有しない第2有機化合物で形成されたシリコン非含有有機膜(35、45、55、63、83、85)を形成する工程と、

(f) シリコン非含有有機膜(35、45、55、63、83、85)を、窒素と水素とを含むエッティングガスを使用してエッティングし、シリコン含有有機膜(34、44、54、62、82、84)を露出する工程とを備える。当該半導体装置の製造方法は、シリコン非含有有機膜(35、45、55、63、83、85)のエッティングが、シリコン含有有機膜(34、44、54、62、82、84)の上面で停止する。

#### 【0040】

当該半導体装置の製造方法は、更に、

(g) シリコン非含有有機膜(45、55、63、85)の上面側に、シリコンを含有する有機化合物で形成された他のシリコン含有有機膜(46、56、64、86)を形成する工程と、

(h) 他のシリコン含有有機膜(46、56、64、86)に開口を設ける工程

とを備え、前述の(f)工程は、

(i) 窒素と水素とを含むエッティングガスを使用して、シリコン非含有有機膜(45、55、63、85)をその開口からエッティングし、シリコン含有有機膜(44、54、62、82、84)の表面の一部を露出する工程を含むことがある。当該半導体装置の製造方法では、シリコン非含有有機膜(45、55、63、85)のエッティングは、シリコン含有有機膜(44、54、62、82、84)によって停止する。同時に、他のシリコン含有有機膜(46、56、64、86)は、ほとんどエッティングされず、マスクの役割を果たす。

#### 【0041】

このとき、当該半導体装置の製造方法は、

更に、

(j) 他のシリコン含有有機膜(56)の上面側から、シリコン含有有機膜(54)と他のシリコン含有有機膜(56)とを同時にエッティングして、シリコン含有有機膜(54)の表面の露出された部分から基板(50~53)に到達する他の開口を形成する工程を備えることがある。このとき、他のシリコン含有有機膜(56)の膜厚は、シリコン含有有機膜(54)の膜厚より厚いことが好ましい。

## 【0042】

本発明の半導体装置の製造方法は、

(k) シリコンを実質的に含有しない第1有機化合物で形成されたシリコン非含有有機膜(45、55、63、85)を、基板(40~44、50~54、61、62、81~84)の上面側に形成する工程と、

(l) シリコン非含有有機膜(45、55、63、85)の上面側に、シリコンを含有する第2有機化合物で形成されたシリコン含有有機膜(46、56、64、86)を形成する工程と、

(m) シリコン含有有機膜(46、56、64、86)に開口を設ける工程と

(n) 窒素と水素とを含むエッティングガスを使用して、シリコン非含有有機膜(45、55、63、85)をその開口からエッティングし、基板(40~44、50~54、61、62、81~84)を露出する工程とを備えている。

## 【0043】

また、本発明による半導体装置の製造方法は、

(o) シリコンを含有する第1有機化合物で形成されたシリコン含有有機膜(103、105)を形成する工程と、

(p) シリコン含有有機膜(103、105)に開口(103a)を形成する工程と、

(q) 開口(103a)の内部に、シリコンを含有しない第2有機化合物で形成されたシリコン非含有有機膜(109)を形成する工程と、

(r) シリコン非含有有機膜(109)を窒素と水素とを含むエッティングガス

を使用して除去する工程

とを備えている。当該半導体装置の製造方法は、シリコン非含有有機膜(109)を除去する際に、シリコン含有絶縁膜(103、105)はほとんどエッチングされない。したがって、有機膜(109)を除去する際に充分なオーバーエッチングが可能である。

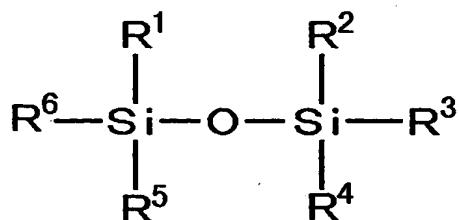
【0044】

当該半導体装置の製造方法において、窒素と水素とを含むエッチングガスは、実質的に酸素を含まないことが望ましい。窒素と水素とを含むエッチングガスに、酸素が含まれていると、シリコン含有有機膜(34、44、46、54、56、62、64、73、82、84、86、103、105)がエッチングされてしまい好ましくない。

【0045】

また、当該半導体装置の製造方法において、第1有機化合物は、下記構造式を有する化合物の重合体を含むことが好ましい。

【化3】



【0046】

また、当該半導体装置の製造方法において、第1有機化合物は、ジビニルシリコンベンゾシクロブテンが重合された重合体を含むことが好ましい。

【0047】

また、当該半導体装置の製造方法において、第1有機化合物は、シロキサンポリイミドが重合された重合体を含むことが好ましい。

【0048】

また、当該半導体装置の製造方法において、第1有機化合物は、シリコン酸化

膜よりも比誘電率が低いことが好ましい。

【0049】

また、当該半導体装置の製造方法において、第2有機化合物は、シリコン酸化膜よりも比誘電率が低いことが好ましい。

【0050】

本発明による半導体装置の構造は、半導体基板(30、40、50)上にシリコンを含まない有機系低誘電率膜(35、45、55、63、72、83、85、109)と、この有機系低誘電率膜(35、45、55、63、72、83、85、109)の下もしくは上、あるいはその上下に形成されるシリコン含有有機膜(34、44、46、54、56、62、64、73、82、84、86、103、105)を具備することを特徴とする。

【0051】

また、本発明による半導体装置の構造は、半導体基板上にシリコンを含まない有機系低誘電率膜と、この有機系低誘電率膜の下もしくは上、あるいはその上下に形成されるシリコン含有有機膜からなる積層膜の開口部に導電膜が選択的に埋め込まれていることを特徴とする。

【0052】

また、本発明による半導体装置の構造は、シリコン含有有機膜(34、44、46、54、56、62、64、73、82、84、86、103、105)がジビニルシロキサンベンゾシクロブテンが重合された重合体で形成されたことを特徴とする。

【0053】

本発明による半導体装置は、シリコンを含む第1有機化合物で形成されたシリコン含有有機膜(34、44、46、54、56、62、64、73、82、84、86、103、105)と、シリコン含有有機膜(34、44、46、54、56、62、64、73、82、84、86、103、105)に接続し、且つ、シリコンを含まない第2有機化合物で形成されたシリコン非含有有機膜(35、45、55、63、72、83、85、109)とを備えている。当該半導体装置は、窒素と水素との混合系ガスプラズマによって、シリコン非含有有機膜

(35、45、55、63、72、83、85、109)をエッティングすることにより、されたシリコン含有有機膜(34、44、46、54、56、62、64、73、82、84、86、103、105)と、シリコン含有有機膜(34、44、46、54、56、62、64、73、82、84、86、103、105)との選択比を高くしながら製造され得る。

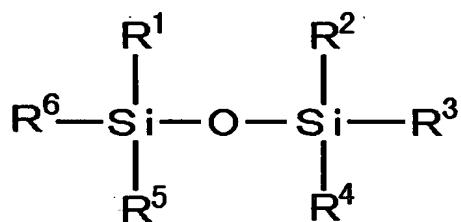
## 【0054】

また、本発明による半導体装置は、基板(61、81～83)と、基板(61、81～83)の上面側に形成され、シリコンを含む第1有機化合物で形成されたシリコン含有有機膜(62、84)と、シリコン含有有機膜(62、84)の上面側に形成され、シリコンを含まない第2有機化合物で形成され、且つ、シリコン含有有機膜(62、84)に到達する配線溝(69b、91)が形成されたシリコン非含有有機膜(63、85)と、配線溝(69b、91)の内部に形成された導電体(70、92)とを備える。

## 【0055】

また、当該半導体装置において、第1有機化合物は、下記構造式を有する化合物の重合体を含むことが好ましい。

## 【化4】



## 【0056】

本発明によるハードマスクは、シリコンを含まない有機化合物で形成された有機膜(45、55、63、85)をエッティングするためのハードマスクである。当該ハードマスクは、シリコンを含む有機化合物で形成されたシリコン含有有機膜(46、56、64、86)を備えている。

## 【0057】

本発明によるエッチングストッパー膜は、シリコンを含まない有機化合物で形成された有機膜（35、45、55、63、83、85）をエッチングするためのエッチングストッパー膜である。当該シリコンを含む有機化合物で形成されたシリコン含有有機膜（32、44、54、62、82、84）を備えている。

## 【0058】

## 【発明の実施の形態】

以下、添付図面を参照しながら、本発明による実施の一形態の半導体集積回路の製造方法を説明する。

## 【0059】

本発明による実施の一形態の半導体集積回路の製造方法では、シリコンを含有する有機化合物で形成されたシリコン含有有機膜と、シリコンを含有しない有機化合物で形成されたシリコン非含有有機膜とが積層され、積層構造体が形成される。

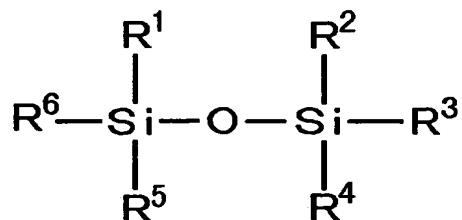
## 【0060】

更に、シリコン非含有有機膜が、窒素ガスと水素ガスとを含むエッチングガス中で発生されたN<sub>2</sub>／H<sub>2</sub>プラズマによりエッチングされる。シリコン非含有有機膜が、N<sub>2</sub>／H<sub>2</sub>プラズマにより容易にエッチングされるのに対し、シリコン含有有機膜は、N<sub>2</sub>／H<sub>2</sub>プラズマに対して耐エッチングを有する。即ち、シリコン含有有機膜とシリコン非含有有機膜とが積層された積層構造体をN<sub>2</sub>／H<sub>2</sub>プラズマによりエッチングすると高い選択比が得られる。

## 【0061】

また、シリコン含有有機膜を構成する有機化合物としては、シロキサン結合（Si—O—Si）を持つ有機化合物が重合された重合体が好ましい。特に、下記構造式：

## 【化5】

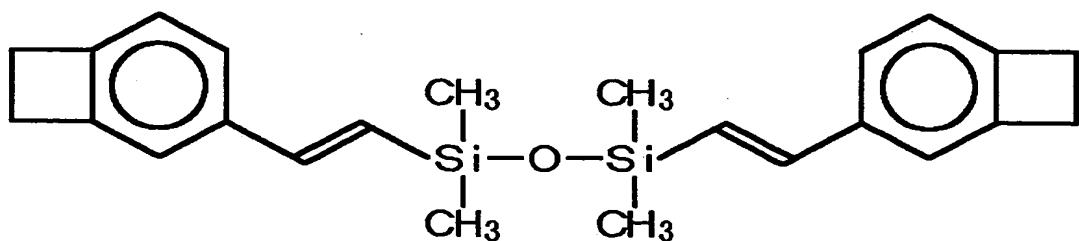


を有する有機化合物が重合された重合体が使用されることが好ましい。ここで、  
 $\text{R}^1 \sim \text{R}^6$  は、いずれも、炭化水素である。

## 【0062】

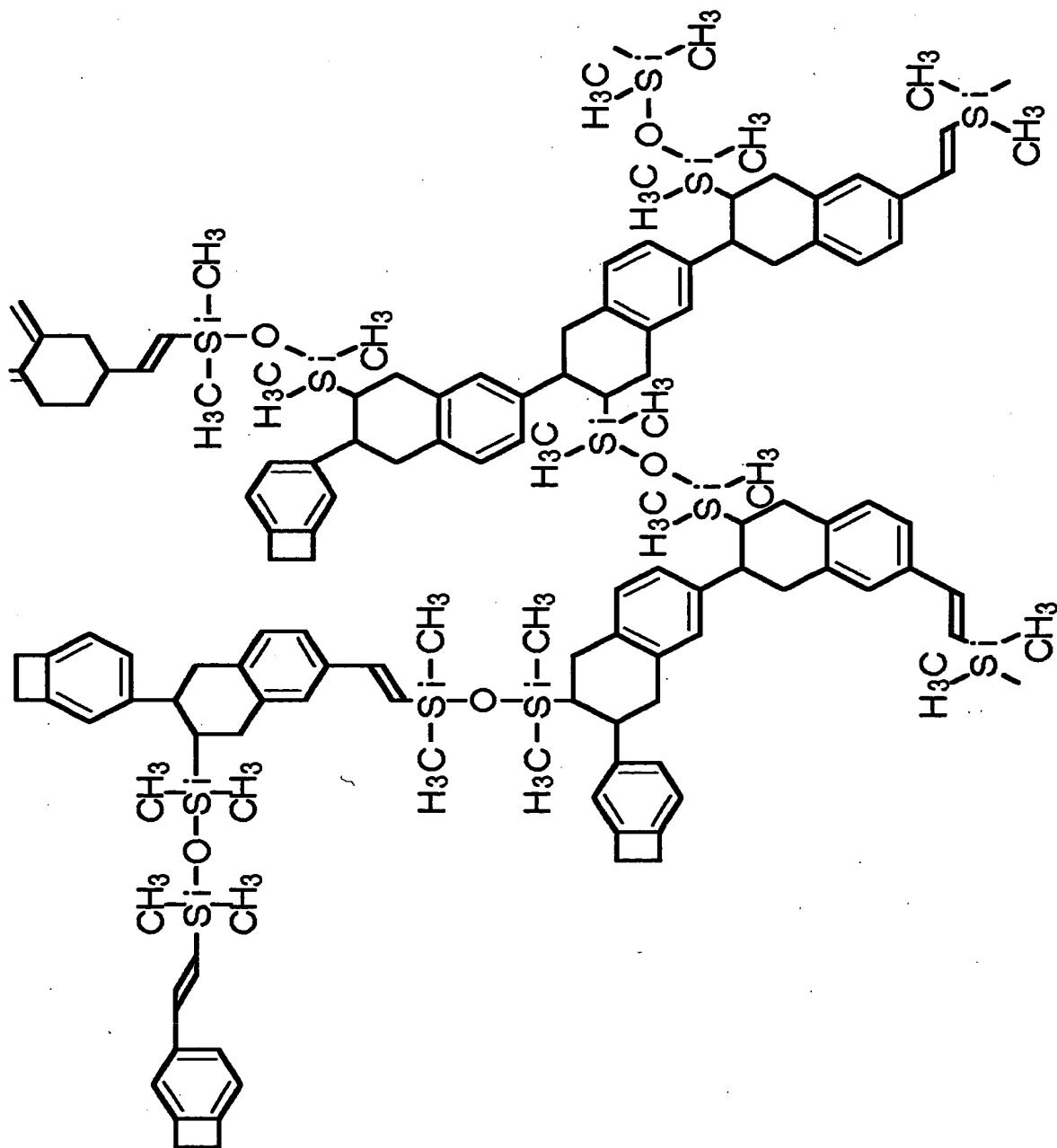
このとき、【化5】で示される有機化合物が重合された重合体としては、特に  
 ジビニルシロキサンベンゾシクロブテンが重合されたジビニルシロキサンベン  
 ゾシクロブテン重合体が使用されることが好ましい。ジビニルシロキサンベンゾ  
 シクロブテンは、次式の構造を有する。

## 【化6】



ジビニルシロキサンベンゾシクロブテンが重合されると、次式の構造を有するジ  
 ビニルシロキサンベンゾシクロブテン重合体が形成される。

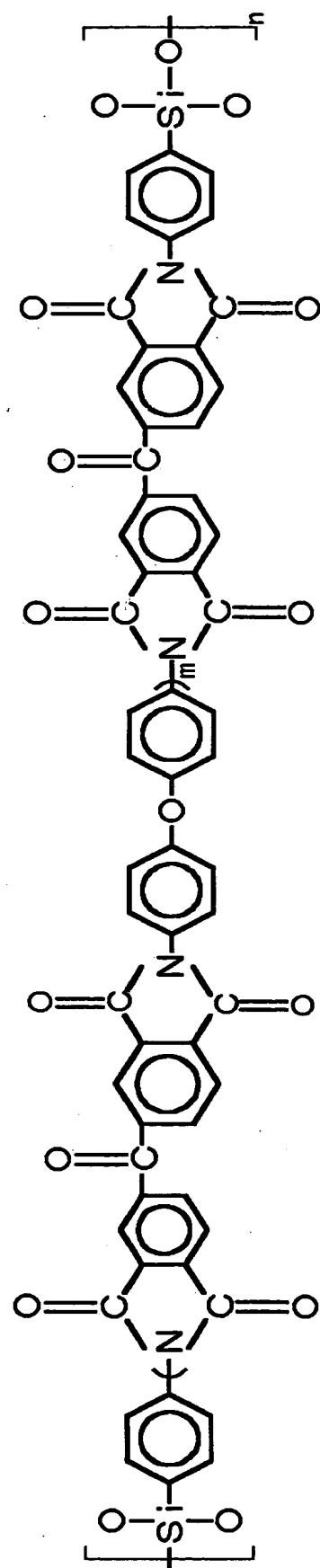
【化7】



【0063】

また、シロキサンポリイミドが重合されたシロキサンポリイミド重合体を使用することも好ましい。シロキサンポリイミド重合体は、次式の構造を有する。

【化8】



## 【0064】

シリコン含有有機膜は、スピン塗付法及びプラズマ重合法のいずれの成膜方法で形成することも可能である。スピン塗付法が使用される場合、まず、出発原料であるモノマーが基板にスピン塗付される。更に、基板をアニールすることにより、モノマーが熱重合され、シリコン含有有機膜が形成される。また、プラズマ重合法が使用される場合、出発原料であるモノマーが気化されて、モノマー蒸気が生成される。そのモノマー蒸気が不活性ガス中に導入され、更に重合されて、シリコン含有有機膜が形成される。

## 【0065】

一方、前述のシリコン非含有有機膜は、  
 (1) 半導体装置を構成する層間絶縁膜  
 (2) フォトレジスト  
 (3) フォトリソグラフィーを行う際の反射防止膜  
 の3つの使用形態で使用され得る。

## 【0066】

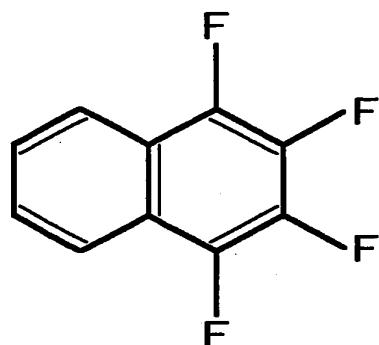
シリコン非含有有機膜が半導体装置を構成する層間絶縁膜として使用される場合、シリコン非含有有機膜の比誘電率は、シリコン酸化膜よりも低いことが好ましい。このようなシリコン非含有有機膜としては、全芳香族有機化合物で構成されている  $\text{Si1k}^{\text{TM}}$  (米国ダウケミカル社製の化学物質の商品名) が使用され得る。また、シリコン非含有有機膜としては、フッ化ナフタレン、ナフタレン、マレイミドベンゾシクロブテン、パーフロロシクロブテンアロマティックエーテル (PFCB)、及びフッ化ベンゾシクロブテンの重合体が使用され得る。

## 【0067】

フッ化ナフタレン、ナフタレン、マレイミドベンゾシクロブテン、パーフロロシクロブテンアロマティックエーテル (PFCB)、フッ化ベンゾシクロブテンの構造式を以下に示す。

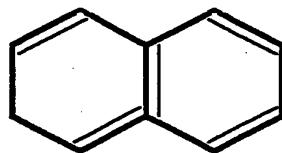
フッ化ナフタレン：

【化9】



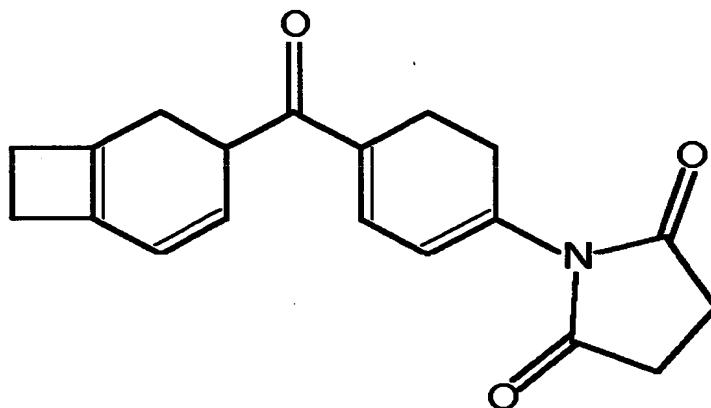
ナフタレン：

【化10】



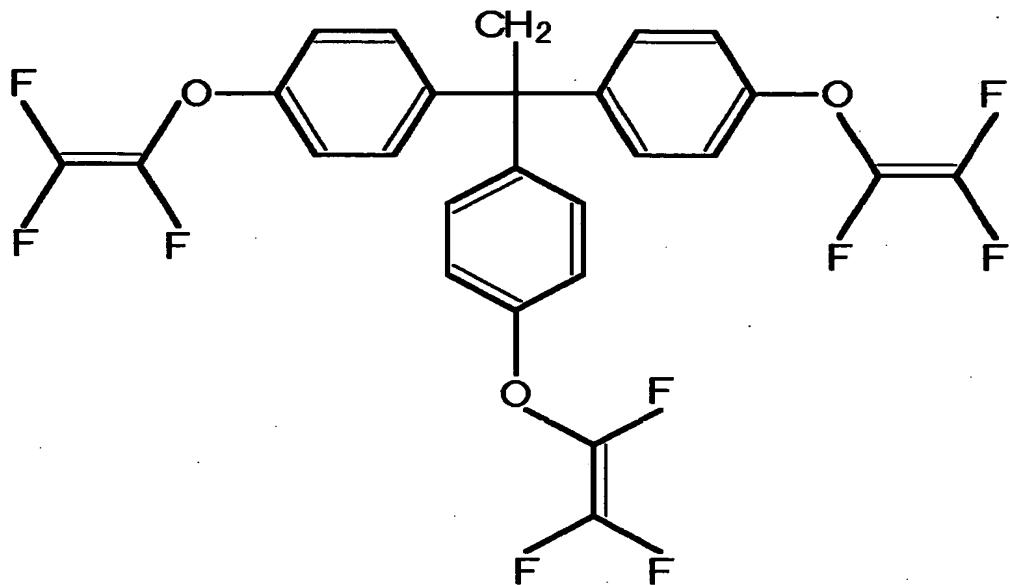
マレイミドベンゾシクロブテン：

【化11】



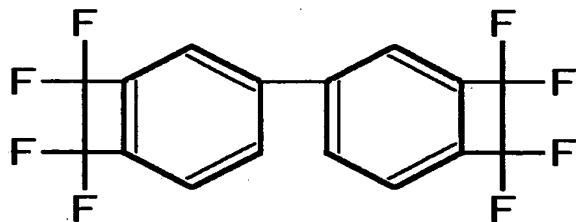
パーフロロシクロブテンアロマティックエーテル (PFCB) :

【化12】



フッ化ベンゾシクロブテン：

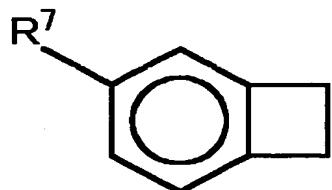
【化13】



【0068】

また、半導体装置を構成する層間絶縁膜として使用されるシリコン非含有有機膜は、下記構造式で示されるベンゾシクロブテンの誘導体が重合された重合体で形成されることが可能である。

## 【化14】

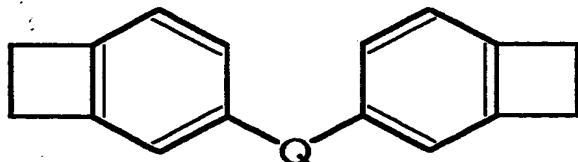


ここでR<sup>7</sup>は、ビニル基のような不飽和炭化水素基である。シリコン非含有有機膜が、【化14】で示されるベンゾシクロブテンの誘導体が重合された重合体で形成されることは、ベンゾシクロブテンの誘導体のモノマーから、重合体が形成される際に副生成物が生成されない点で好ましい。

## 【0069】

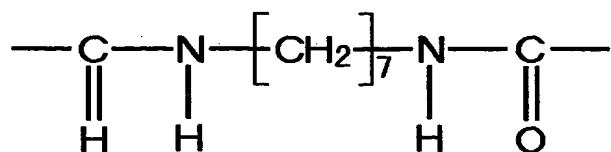
また、半導体装置を構成する層間絶縁膜として使用されるシリコン非含有有機膜は、下記構造式で示されるベンゾシクロブテン誘導体の重合体で形成された有機膜であることが可能である。

## 【化15】

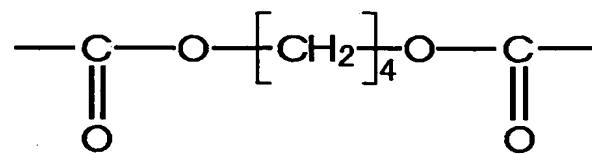


但し、Qは、以下に示される構造式群のいずれかの構造式を有する基である。

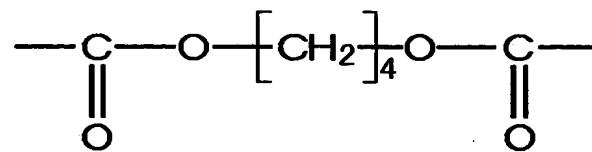
## 【化16】



【化17】



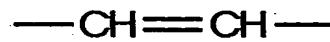
【化18】



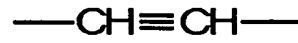
【化19】



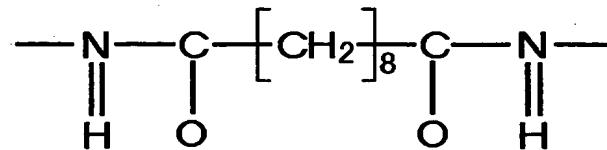
【化20】



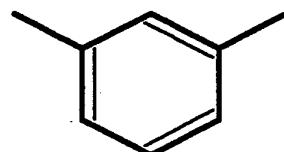
【化21】



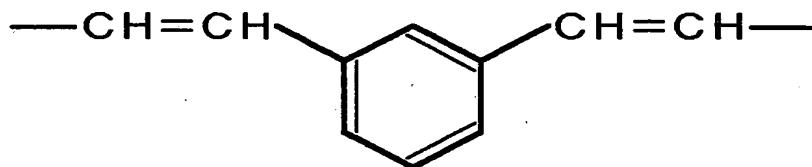
【化22】



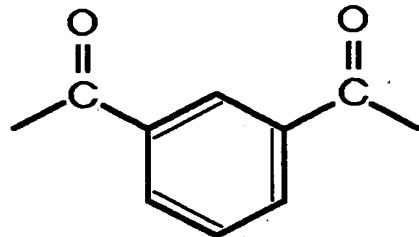
【化23】



【化24】



【化25】



【0070】

シリコン非含有有機膜が、【化15】～【化25】で示されるベンゾシクロブテンの誘導体が重合された重合体で形成されることは、ベンゾシクロブテンの誘

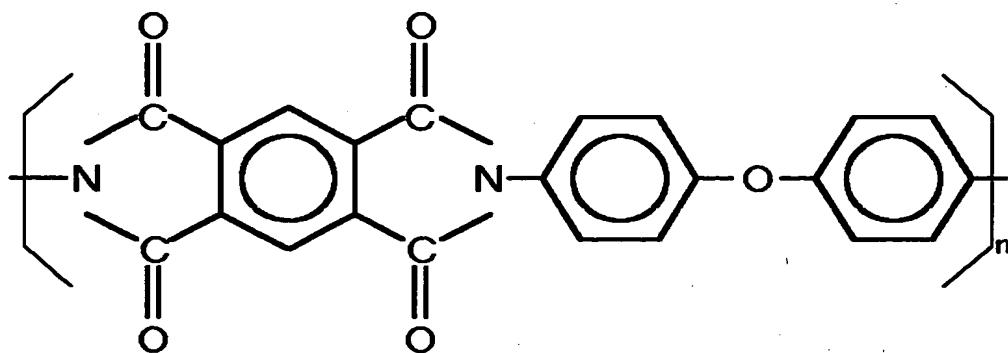
導体のモノマーから、重合体が形成される際に副生成物が生成されない点で好ましい。

## 【0071】

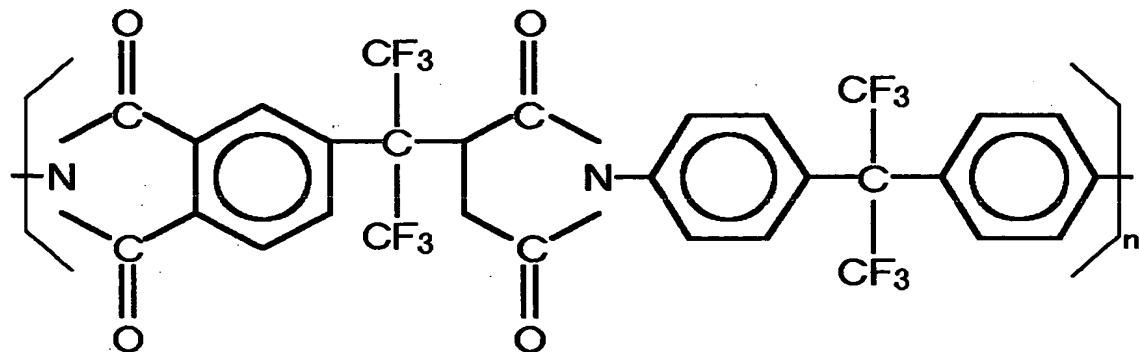
また、半導体装置を構成する層間絶縁膜として使用されるシリコン非含有有機膜は、下記構造式で示される有機化合物で形成された有機膜であることが可能である。

ポリイミド：

## 【化26】

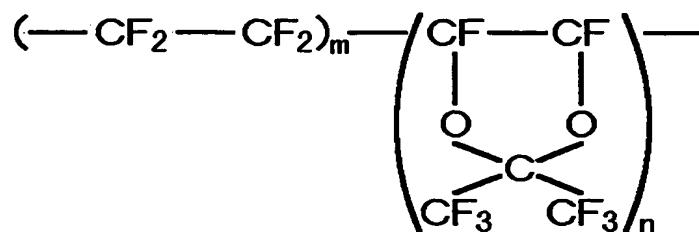


## 【化27】

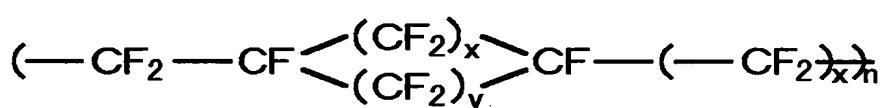


フッ素樹脂：

【化28】

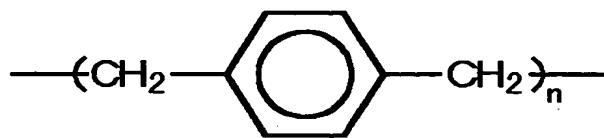


【化29】

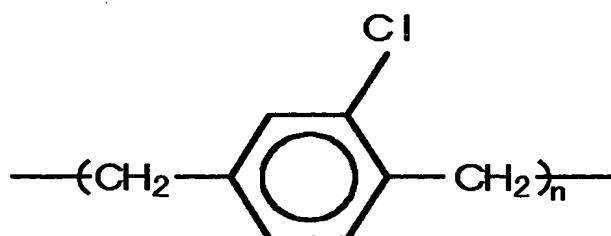


パリレン：

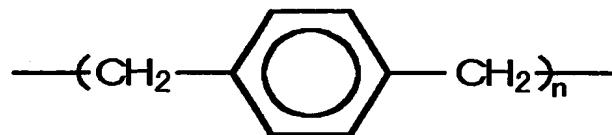
【化30】



【化31】

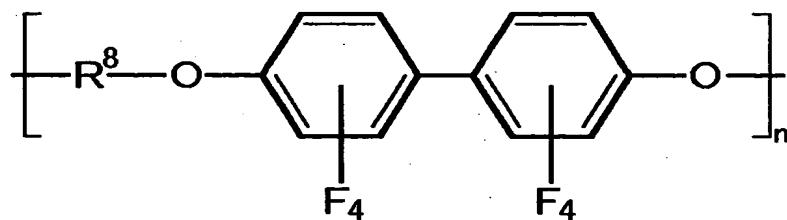


## 【化32】



ポリアリルエーテル及びそのフッ素化誘導体：

## 【化33】



## 【0072】

以下では、シリコン含有有機膜として、ジビニルシロキサンベンゾシクロブテン重合体で形成された有機膜（以下、単に、「BCB膜」という）が使用され、シリコン非含有有機膜として、Silk<sup>TM</sup>（米国ダウケミカル社製）で形成されたSilk<sup>TM</sup>膜が使用される場合の、シリコン含有有機膜とシリコン非含有有機膜の形成方法、エッチング方法及びエッチング特性を示す。

## 【0073】

BCB膜は、プラズマ重合法により形成される。図18は、BCB膜を形成するプラズマ重合装置200を示す。プラズマ重合装置200は、原料タンク201、液体流量制御器202、気化器203、気体流量制御器204、真空反応室205、ポンプ206、及びRF電源207を含む。

## 【0074】

原料タンク201は、ジビニルシロキサンベンゾシクロブテンモノマー211を気化器203に供給する。原料タンク201には、ジビニルシロキサンベンゾシクロブテンモノマー211が入っている。ジビニルシロキサンベンゾシクロブ

テンモノマー211は、室温で液体である。原料タンク201には、加圧Heガス212が供給されている。ジビニルシロキサンベンゾシクロブテンモノマー211は、加圧Heガス212により加圧され、液体流量制御器202を介して気化器203に送られる。

## 【0075】

気化器203は、ジビニルシロキサンベンゾシクロブテンモノマー211を気化して気化モノマー214を生成し、真空反応室205に供給する。気化器203には、气体流量制御器204を介して、Heキャリアガス213が供給されている。ジビニルシロキサンベンゾシクロブテンモノマー211とHeキャリアガス213とは混合され、気化器203に含まれる気化室（図示されない）に送られる。気化室は、 $1.3 \times 10^1 \text{ Pa}$ 程度に減圧され、更に、200°C程度に加熱されている。気化室に送られたジビニルシロキサンベンゾシクロブテンモノマー211は、瞬時に気化され、気化モノマー214が生成される。ジビニルシロキサンベンゾシクロブテンモノマー211の気化能は、0.1~0.5 g/mi<sup>n</sup>程度である。気化された気化モノマー214は、真空反応室215に送られる。

## 【0076】

真空反応室205では、気化モノマー214が重合され、BCB膜216が基板215に形成される。真空反応室205は、ポンプ206によって減圧される。真空反応室205には、基板ヒータ205aとシャワーヘッド205bとが設けられている。基板ヒータ205aには、低周波電源（図示されない）が接続され、430 kHzの低周波電圧が供給される。シャワーヘッド205bには、RF電源207が接続され、13.56 MHzの高周波電圧が供給される。基板ヒータ205aに430 kHzの低周波電圧が、シャワーヘッド205bに13.56 MHzの高周波電圧が供給されると、基板ヒータ205aとシャワーヘッド205bとの間に、Heプラズマ217が発生する。Heプラズマ217の中に、気化モノマー214が導入されると、【化6】の構造式を持つジビニルシロキサンベンゾシクロブテンが有するシクロ基の開環反応とビニル基の重合反応とが進行し、【化7】の構造式を持つジビニルシロキサンベンゾシクロブテン重合体

からなるBCB膜216が基板215に形成される。このような成膜方法により、耐熱性が400°C以上、比誘電率kが2.4~2.7であるBCB膜216が、実際に得られる。

## 【0077】

一方、シリコン非含有有機膜を構成するSilk<sup>TM</sup>は、全芳香族有機化合物であり、炭素と水素から構成されている。Silk<sup>TM</sup>のポリマーで形成されるSilk<sup>TM</sup>膜は、以下の過程で形成される。まず、Silk<sup>TM</sup>のモノマー溶液を基板に塗付する。続いて、モノマー溶液が塗布された基板を、窒素中で100°C~150°C程度でアニールし、モノマー溶液に含まれている溶媒を乾燥する。続いて、基板を、400°Cで30分程度加熱する。加熱により熱重合反応が発生し、Silk<sup>TM</sup>のポリマーからなるSilk<sup>TM</sup>膜が形成される。Silk<sup>TM</sup>膜の耐熱性は450°C、比誘電率k=2.6である。

## 【0078】

下記の【表1】は、上述の工程により形成されたBCB膜とSilk<sup>TM</sup>膜とを、それぞれエッティングしたときのエッティング速度を示す。エッティング速度は、(1) N<sub>2</sub>ガスとH<sub>2</sub>ガスの混合ガスをエッティングガスにしてエッティングした場合と、(2) N<sub>2</sub>ガスとO<sub>2</sub>ガスの混合ガスをエッティングガスにしてエッティングした場合とについて示されている。

【表1】

	N <sub>2</sub> +H <sub>2</sub> ガス	N <sub>2</sub> +O <sub>2</sub> ガス
Silk <sup>TM</sup> 膜	350nm/min	1400nm/min
BCB膜	0nm/min	120nm/min

但し、エッティング条件は、以下の通りである。N<sub>2</sub>ガスとH<sub>2</sub>ガスの混合ガスをエッティングガスとして使用したときのN<sub>2</sub>ガスの流量とH<sub>2</sub>ガスの流量とは、いずれも200sccmである。即ち、N<sub>2</sub>ガスとH<sub>2</sub>ガスの混合ガスの組成比は、[N<sub>2</sub>] : [H<sub>2</sub>] = 1 : 1である。また、N<sub>2</sub>ガスとO<sub>2</sub>ガスの混合ガスを

エッティングガスとして使用したときのN<sub>2</sub>ガスの流量は、150 sccmであり、O<sub>2</sub>ガスの流量は、30 sccmである。即ち、N<sub>2</sub>ガスとO<sub>2</sub>ガスの混合ガスの組成比は、[N<sub>2</sub>] : [O<sub>2</sub>] = 5 : 1である。また、使用されているエッティング装置は、平行平板電極型のエッティング装置であり、電極間距離は、30 (mm)である。また、上部電極への供給電力は、1800 (W)、下部電極への供給電力は、150 (W)、エッティング圧力は、2.7 (Pa)である。

#### 【0079】

[表1]に示されているように、シリコン非含有有機膜であるSilk<sup>TM</sup>膜は、N<sub>2</sub>ガスとH<sub>2</sub>ガスの混合ガスをエッティングガスとしてエッティングすると、エッティングが進行する。一方、シリコン含有有機膜であるBCB膜は、N<sub>2</sub>ガスとH<sub>2</sub>ガスの混合ガスをエッティングガスとしてエッティングしようとしても、エッティングがほとんど進行しない。このように、BCB膜は、N<sub>2</sub>ガスとH<sub>2</sub>ガスの混合ガス中で発生されたプラズマに対して耐エッティング性を有する。これは、有機高分子中に存在するシリコンが水素プラズマに対して不活性であることに起因すると推定される。

#### 【0080】

一方、BCB膜は、N<sub>2</sub>ガスとO<sub>2</sub>ガスの混合ガスをエッティングガスとしてエッティングすると、エッティングされる。これは、BCB膜は、N<sub>2</sub>ガスとO<sub>2</sub>ガスとの混合ガス中で発生されたN<sub>2</sub>/O<sub>2</sub>プラズマにより、エッティング可能であることを示している。

#### 【0081】

シロキサンポリイミド重合膜のような、他のシリコン含有有機膜についても、同様なエッティング特性が認められる。

#### 【0082】

シリコン非含有有機膜をエッティングする際のエッティングガスは、N<sub>2</sub>ガスが含まれず、H<sub>2</sub>ガスが100%であることも可能である。しかし、エッティングガスが、N<sub>2</sub>ガスとH<sub>2</sub>ガスの混合ガスであることにより、エッティング速度は増加する。したがって、シリコン非含有有機膜をエッティングする際のエッティングガスとしては、N<sub>2</sub>ガスとO<sub>2</sub>ガスの混合ガスが使用されることが好ましい。好ましく

は、 $N_2$ ガスと $H_2$ ガスのモル比は、 $[N_2] : [H_2] = 1 : 3$ であることが好ましい。これにより、エッティングガスが $H_2$ ガスが100%である場合の約2倍のエッティング速度が得られる。

#### 【0083】

シリコン含有有機膜をエッティングする際には、エッティングガスである $N_2$ ガスと $O_2$ ガスの混合ガスにフルオロカーボンのようなフッ素系ガスを添加することが望ましい。シリコンのフッ化物の蒸気圧は低いため、シリコン含有有機膜をエッティングしたときに残渣が残りにくくなる。このとき、全エッティングガスに対するフッ素系ガスのモル比は、0.1~5.0mol%であることが望ましい。

#### 【0084】

シリコン含有有機膜のシリコン含有率は、比誘電率とエッティング特性の観点から、45質量%以下であることが望ましく、特に、20質量%以下であることが望ましい。シリコン含有率が50質量%を超えると、比誘電率が顕著に増大する。更に、シリコン含有率が50質量%を超えると、 $N_2$ ガスと $O_2$ ガスの混合ガスをエッティングガスとしてエッティングする際、エッティングしにくくなる。

#### 【0085】

また、シリコン含有有機膜のシリコン含有率は、 $N_2 / H_2$ プラズマに対する耐エッティング性の観点から、1質量%以上であることが望ましい。

#### 【0086】

以上に説明されているように、本実施の形態の半導体装置の製造方法は、シリコンを含有する有機化合物で形成されたシリコン含有有機膜とシリコンを含有しない有機化合物で形成されたシリコン非含有有機膜とを積層する工程と、 $N_2$ ガスと $H_2$ ガスの混合ガスをエッティングガスとしてシリコン非含有有機膜をエッティングする工程とを含む。このような半導体装置の製造方法は、以下の使用形態で使用され得る。

- (1) シリコン含有有機膜をマスクとして、シリコン非含有有機膜をエッティングするエッティング加工。
- (2) シリコン含有有機膜をエッティングストッパーとしてシリコン非含有有機膜に開口を形成する開口形成。

(3) シリコン非含有有機膜であるフォトレジストや反射防止膜を、シリコン含有有機膜の上から、又はシリコン含有有機膜に形成された開口から選択的に除去する選択除去。

以下では、(1)～(3)の使用形態が、実施例により詳細に説明される。

#### 【0087】

##### 【実施例】

###### 実施例1：

図1、図2及び図3は、実施例1に係る半導体装置の製造方法を示す断面図である。実施例1では、シリコン含有有機膜をエッティングストッパーとしてシリコン非含有有機膜に開口が形成される。

#### 【0088】

まず、図1(a)に示されているように、シリコン基板30の上面に、MOSトランジスタ31が形成される。より詳細には、ソシリコン基板30の上面に、ソース／ドレイン31a、ゲート31b、及びサイドウォール31cが形成される。ソース／ドレイン31b、ゲート31c、及びサイドウォール31dは、MOSトランジスタ31を構成する。

#### 【0089】

続いて、図1(b)に示されているように、シリコン酸化膜32が、層間絶縁膜として、MOSトランジスタ31を覆うように形成される。更に、図1(c)に示されているように、MOSトランジスタ31のソース／ドレイン31bに接続するプラグ33が形成される。プラグ33は、タングステンプラグのような導電性プラグで形成される。

#### 【0090】

続いて、図2(a)に示されているように、シリコン酸化膜32とプラグ33とを被覆するように、BCB膜34が形成される。前述されているように、BCB膜34は、ジビニルシロキサンベンゾシクロブテン重合体により構成されるシリコン含有有機膜である。BCB膜34は、シリコン酸化膜よりも低い比誘電率を有し、その比誘電率は2.6である。

#### 【0091】

更に、BCB膜34の上面に、 $\text{Si}_{1k}^{\text{TM}}$ 膜35が形成される。 $\text{Si}_{1k}^{\text{TM}}$ 膜35は、スピノン塗付により形成される。後述されるように、 $\text{Si}_{1k}^{\text{TM}}$ 膜35の下面にあるBCB膜34は、 $\text{Si}_{1k}^{\text{TM}}$ 膜35をエッティングする際のエッティングストッパーになる。

## 【0092】

更に、 $\text{Si}_{1k}^{\text{TM}}$ 膜35の上面に、シリコン窒化膜36とシリコン酸化膜37とが順次に形成される。シリコン窒化膜36とシリコン酸化膜37とは、 $\text{Si}_{1k}^{\text{TM}}$ 膜35をエッティングする際のハードマスクになる。

## 【0093】

続いて、図2 (b) に示されているように、シリコン酸化膜37の上面に、フォトレジスト38が形成される。更に、フォトリソグラフィー技術により、フォトレジスト38にレジストパターン38aが形成される。

## 【0094】

続いて、図2 (c) に示されているように、レジストパターン38aが形成されたフォトレジスト38をマスクとして、シリコン酸化膜37がエッティングされ、開口37aが形成される。更に、酸素プラズマにより、フォトレジスト38が除去される。このとき、 $\text{Si}_{1k}^{\text{TM}}$ 膜35の上面は、シリコン窒化膜36により被覆され、 $\text{Si}_{1k}^{\text{TM}}$ 膜35は酸素プラズマに曝されない。したがって、フォトレジスト38を除去する際に、 $\text{Si}_{1k}^{\text{TM}}$ 膜35がエッティングされることはない。

## 【0095】

続いて、図3 (a) に示されているように、シリコン酸化膜37をハードマスクとして、シリコン窒化膜36がエッティングされ、ハードマスクパターン36aが形成される。

## 【0096】

続いて、図3 (b) に示されているように、シリコン酸化膜37とシリコン窒化膜36とをハードマスクとして、 $\text{Si}_{1k}^{\text{TM}}$ 膜35がエッティングされ、BCB膜34に到達する開口35aが形成される。 $\text{Si}_{1k}^{\text{TM}}$ 膜35は、 $\text{N}_2$ ガスと $\text{H}_2$ ガスとの混合ガスをエッティングガスとしてエッティングされる。このとき、

BCB膜34は、N<sub>2</sub>/H<sub>2</sub>プラズマに対して耐エッティング性を示すため、BCB膜34の上面で、Si1k<sup>TM</sup>膜35のエッティングは停止する。

【0097】

更に、開口35aの底部にあるBCB膜34がエッティングされ、プラグ33に到達するコンタクトが形成される。更に、スパッタ法によりTa/TaNバリア膜（図示されない）と、めっきの電極として使用される電極用銅薄膜（図示されない）とが形成される。

【0098】

続いて、銅がめっきにより埋め込まれ、更にCMP法により不必要的Ta/TaNバリア膜と銅薄膜とが除去されて、図3(c)に示されているように、銅配線39が形成される。

【0099】

実施例1の半導体装置の製造方法では、比誘電率がシリコン窒化膜の約3分の1であるBCB膜がエッティングストッパーとして使用され、形成された半導体装置の配線間容量が減少されている。

【0100】

実施例2：

図4、図5及び図6は、実施例2に係る半導体装置の製造方法を示す断面図である。実施例2では、一のシリコン含有有機膜をハードマスクとし、且つ、他のシリコン含有有機膜をエッティングストッパーとしてシリコン非含有有機膜に開口が形成される。

【0101】

まず、図4(a)に示されているように、シリコン基板40の上面に、MOSトランジスタ41が形成される。より詳細には、シリコン基板40の上面に、MOSトランジスタ41を構成するソース/ドレイン41a、ゲート41b、及びサイドウォール41cが形成される。

【0102】

続いて、図4(b)に示されているように、層間絶縁膜として、シリコン酸化膜42がMOSトランジスタ41を覆うように形成される。更に、図4(c)に

示されているように、MOSトランジスタ41のソース／ドレイン41bに接続するプラグ43が形成される。プラグ43は、タングステンプラグのような導電性プラグで形成される。

#### 【0103】

続いて、図5(a)に示されているように、シリコン酸化膜42とプラグ43とを被覆するように、第1BCB膜44が形成される。第1BCB膜44は、ジビニルシロキサンベンゾシクロブテン重合体により構成されるシリコン含有有機膜である。第1BCB膜44は、シリコン酸化膜よりも低い比誘電率を有し、その比誘電率は2.6である。

#### 【0104】

更に、第1BCB膜44の上面に、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜45が形成される。 $\text{Si}_1\text{k}^{\text{TM}}$ 膜45は、スピノンオン塗付により形成される。後述されるように、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜45の下面にある第1BCB膜44は、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜45をエッチングする際のエッチングストッパーになる。

#### 【0105】

更に、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜45の上面には、第2BCB膜46と、シリコン酸化膜47とが順次に形成される。第2BCB膜46は、ジビニルシロキサンベンゾシクロブテン重合体により構成されるシリコン含有有機膜である。後述されるように、第2BCB膜46と、シリコン酸化膜47とは、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜45をエッチングする際のハードマスクとなる。

#### 【0106】

続いて、図5(b)に示されているように、第2BCB膜46の上面にフォトレジスト48が形成される。更に、フォトリソグラフィー技術を用いてフォトトレジスト48に配線溝パターン48aが形成される。

#### 【0107】

続いて、図5(c)に示されているように、フォトトレジスト48をマスクとして、シリコン酸化膜47がエッチングされ、パターン47aが形成される。更に、シリコン酸化膜47のエッチングの後、 $\text{N}_2/\text{H}_2$ プラズマによりフォトトレジスト48が除去される。

## 【0108】

第2BCB膜46は、N<sub>2</sub>/H<sub>2</sub>プラズマに対して耐エッチング性を有し、N<sub>2</sub>/H<sub>2</sub>プラズマを使用してエッチングされたときの第2BCB膜46のエッチング速度は低い。一方、フォトレジスト48は、N<sub>2</sub>/H<sub>2</sub>プラズマでアッシングされる際のアッシング速度が大きい。したがって、N<sub>2</sub>/H<sub>2</sub>プラズマによりフォトレジスト48を除去しても、第2BCB膜46は、エッチングされない。

## 【0109】

続いて、図6(a)に示されているように、シリコン酸化膜47をマスクとして、第2BCB膜46がN<sub>2</sub>/O<sub>2</sub>プラズマによりエッチングされ、パターン46aが形成される。

## 【0110】

続いて、図6(b)に示されているように、パターン46aが形成された第2BCB膜46と、シリコン酸化膜47とをハードマスクとして、Si1k<sup>TM</sup>膜45が、N<sub>2</sub>/H<sub>2</sub>プラズマでエッチングされ、第1BCB膜44に到達する開口45aが形成される。このとき、N<sub>2</sub>/H<sub>2</sub>プラズマに対して耐エッチング性を示す第1BCB膜44の上面で、Si1k<sup>TM</sup>膜45のエッチングは停止する。

## 【0111】

続いて、シリコン酸化膜47をハードマスクとして、第1BCB膜44が窒素ガスと酸素ガスの混合ガスをエッチングガスとしてエッチングされ、プラグ44に到達するコンタクトが形成される。このとき、エッチングガスに0.1~5m<sup>3</sup>/h程度のフッ素系ガスが添加されることが好ましい。

## 【0112】

更に、イオン化スパッタ法でTa/TaNバリア膜(図示されない)と電極用銅膜(図示されない)とが形成される。更に、形成された電極用銅膜を電極として、銅が、めっき法によりコンタクトに埋め込まれる。更に、CMP法により、不要なTa/TaNバリア膜と銅膜とが除去されて、銅配線49が形成される。

## 【0113】

実施例2の半導体装置の製造方法では、エッチングストッパーとハードマスク

の両者が低誘電率のシリコン含有有機膜であるB C B膜により形成され、更なる配線間容量の低減が実現される。

## 【0114】

## 実施例3：

図7、図8、及び図9は、実施例3に係る半導体装置の製造方法を示す断面図である。実施例3は、一のシリコン含有有機膜をマスクとし、且つ、他のシリコン含有有機膜をエッチングストッパーとしてシリコン非含有有機膜に開口が形成される点で実施例2と共通するが、実施例3の製造方法の構成は、実施例2の構成とは異なる。

## 【0115】

まず、図7 (a) に示されているように、シリコン基板50の上面に、MOSトランジスタ51が形成される。より詳細には、シリコン基板50の上面に、MOSトランジスタ51を構成するソース／ドレイン51a、ゲート51b、及びサイドウォール51cが形成される。

## 【0116】

続いて、図7 (b) に示されているように、層間絶縁膜として、シリコン酸化膜52がMOSトランジスタ51を覆うように形成される。更に、図7 (c) に示されているように、MOSトランジスタ51のソース／ドレイン51bに接続するプラグ53が形成される。プラグ53は、タングステンプラグのような導電性プラグで形成される。

## 【0117】

続いて、図8 (a) に示されているように、シリコン酸化膜52とプラグ53とを被覆するように、第1 B C B膜54が形成される。第1 B C B膜54は、ジビニルシロキサンベンゾシクロブテン重合体により構成されるシリコン含有有機膜である。第1 B C B膜54は、シリコン酸化膜よりも低い比誘電率を有し、その比誘電率は2.6である。

## 【0118】

更に、第1 B C B膜54の上面に、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55が形成される。 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55は、スピノン塗付により形成される。後述されるように、 $\text{Si}_1$

$\text{Si}_1\text{k}^{\text{TM}}$ 膜55の下面にある第1 BCB膜54は、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55をエッチングする際のエッチングストッパーになる。

【0119】

更に、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55の上面に、第2 BCB膜56が形成される。第2 BCB膜54は、第1 BCB膜54と同様に、ジビニルシロキサンベンゾシクロブテン重合体により構成されるシリコン含有有機膜である。第2 BCB膜56は、第1 BCB54よりも厚く形成される。

【0120】

続いて、図8 (b) に示されているように、第2 BCB膜56の上面にフォトレジスト57が形成される。更に、フォトリソグラフィー技術を用いてフォトレジスト57に開口溝57aが形成される。

【0121】

続いて、図8 (c) に示されているように、フォトレジスト57をマスクとして、 $\text{N}_2/\text{O}_2$ プラズマで第2 BCB膜56がエッチングされる。

【0122】

第2 BCB膜56のエッチングが完了した後、図9 (a) に示されているように、 $\text{N}_2/\text{H}_2$ プラズマによって $\text{Si}_1\text{k}^{\text{TM}}$ 膜55のエッチングと、フォトレジスト57の除去とが同時に行われる。 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55には、開口55aが形成される。 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55とフォトレジスト57とはいずれもシリコン非含有有機膜であり、 $\text{N}_2/\text{H}_2$ プラズマによってエッチングされたときのエッチング速度は大きい。一方、第1 BCB膜54と第2 BCB膜56は、 $\text{N}_2/\text{H}_2$ プラズマによってエッチングされたときのエッチング速度は非常に小さい。フォトレジスト57の $\text{N}_2/\text{H}_2$ プラズマによるエッチングは第2 BCB膜56の上面で停止し、且つ、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55の $\text{N}_2/\text{H}_2$ プラズマによるエッチングは、第1 BCB膜54の上面で停止する。したがって、フォトレジスト57の剥離を行いながら、同時に、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜55に開口55aを形成することが可能である。

【0123】

続いて、第2 BCB膜56をハードマスクとして、 $\text{N}_2/\text{O}_2$ プラズマにより

第1 BCB膜56がエッチングされ、プラグ53に到達するコンタクトが形成される。この際、第1 BCB膜56がエッチングされるとともに、第2 BCB膜56もN<sub>2</sub>/O<sub>2</sub>プラズマによりエッチングされる。このため、前述されているように、第2 BCB膜56は、第1 BCB膜54に比べて厚く形成されることが好ましい。

## 【0124】

続いて、図9(b)に示されているように、コンタクトに銅が埋め込まれ、銅配線58が形成される。

## 【0125】

実施例2では、BCB膜とシリコン酸化膜とが積層されたデュアルハードマスクが使用されているが、実施例3の半導体装置の製造方法では、このようなデュアルハードマスクは使用されない。実施例3の半導体装置の製造方法では、シリコン酸化膜よりも誘電率が低い第2 BCB膜56が単独でハードマスクとして用いられ、さらなる配線間容量の低減が可能である。

## 【0126】

以上に説明された、実施例1から実施例3の半導体装置の製造方法は、銅配線の形成と、ビアの形成とのいずれにも使用され得ることは自明的である。

## 【0127】

実施例4：

図10、図11は、実施例4に係る半導体装置の製造方法を示す断面図である。

まず、図10(a)に示されているように、シリコン基板30の上面に、下部配線構造61が形成される。下部配線構造61は、MOSトランジスタ31、シリコン酸化膜32、プラグ33、BCB膜34、Silk<sup>TM</sup>膜35、シリコン窒化膜36、シリコン酸化膜37、銅配線39とを含み、その形成過程は、前述の実施例1に係る半導体装置の製造方法と同一である。

## 【0128】

続いて、下部配線構造61の上面にBCB膜62が形成される。更に、BCB膜62の上面に、Silk<sup>TM</sup>膜63が形成される。更に、Silk<sup>TM</sup>膜63

の上面に、BCB膜64とシリコン酸化膜65とが、順次に、形成される。後述されるように、BCB膜64とシリコン酸化膜65とは、Silk<sup>TM</sup>膜63をエッティングする際のデュアルハードマスクになる。

#### 【0129】

続いて、図10(b)に示されているように、シリコン酸化膜65の上面にフォトレジスト66が形成され、更に、フォトリソグラフィー技術を用いてフォトレジスト66に配線溝形成用レジストパターン66aが形成される。

#### 【0130】

続いて、図10(c)に示されているように、配線溝パターン66aが形成されたフォトレジスト66をマスクとして、フッ素系プラズマを用いてシリコン酸化膜65がエッティングされ、配線溝パターン65aが形成される。更に、N<sub>2</sub>/H<sub>2</sub>プラズマによりフォトレジスト66が剥離される。この際、シリコン酸化膜65の配線溝パターン65aの底部では、BCB膜64が露出している。しかし、BCB膜64は、N<sub>2</sub>/H<sub>2</sub>プラズマに対して耐エッティング性を有し、フォトレジスト66の際にエッティングされることはない。

#### 【0131】

続いて、図11(a)に示されているように、シリコン酸化膜65の上面に、フォトレジスト67が形成される。更に、フォトリソグラフィー技術を用いてフォトレジスト67にピア開口用レジストパターン68が形成される。

#### 【0132】

続いて、図11(b)に示されているように、銅配線39に到達するピア開口69aと、配線溝69bとが形成される。より詳細には、以下のようにして、ピア開口69aと配線溝69bとが形成される。ピア開口用レジストパターン68が形成された後、まず、フォトレジスト67をマスクとして、フッ素系ガスをエッティングガスとしてシリコン酸化膜65がエッティングされる。続いて、エッティングガスが窒素ガスと酸素ガスの混合ガスに切り替えられる。これにより、レジストパターン68の底面にあるBCB膜64、Silk<sup>TM</sup>膜63、BCB膜62が、順次にエッティングされ、ピア開口69aが形成される。この際、最上層に位置するシリコン酸化膜65はN<sub>2</sub>/O<sub>2</sub>プラズマによってエッティングされないた

め、ピア開口69aの寸法シフトが生じにくい。

#### 【0133】

更に、その後、エッティングガスが窒素ガスと水素ガスの混合ガスに切り替えられ、フォトレジスト67が完全に除去される。更に、N<sub>2</sub>/O<sub>2</sub>プラズマによつて、シリコン酸化膜65の配線溝パターン65aの底部にあるBCB膜64が除去された後、シリコン酸化膜65とBCB膜64とをデュアルハードマスクとしてSi1k<sup>TM</sup>膜63がN<sub>2</sub>/H<sub>2</sub>プラズマでエッティングされ、配線溝69bが形成される。その際、配線溝69bの底部に現われるBCB膜62はエッティングストッパーとして作用する。

#### 【0134】

続いて、図11(c)に示されているように、ピア開口69aと配線溝69bとに銅が埋め込まれ、銅配線70が形成される。

#### 【0135】

実施例4の半導体装置の製造方法では、シリコン窒化膜やシリコン酸化膜、炭化シリコン膜のような高い比誘電率を有するエッティングストッパーが使用されておらず、配線間容量の大きな減少が実現される。

#### 【0136】

実施例5：

図12、図13は、実施例5に係る半導体装置の製造方法を示す断面図である。

まず、図12(a)に示されているように、シリコン基板30の上面に、下部配線構造71が形成される。下部配線構造71は、MOSトランジスタ31、シリコン酸化膜32、プラグ33、BCB膜34、Si1k<sup>TM</sup>膜35、シリコン窒化膜36、シリコン酸化膜37、銅配線39とを含み、その形成過程は、前述の実施例1に係る半導体装置の製造方法と同一である。

#### 【0137】

更に、下部配線構造71の上面に、Si1k<sup>TM</sup>膜72がスピニ塗布法によつて成膜される。更に、Si1k<sup>TM</sup>膜72の上面に、低誘電率のシリコン含有有機膜であるBCB膜73が成膜される。更に、BCB膜73を覆うように、シリ

コン酸化膜74が成長される。後述されるように、シリコン酸化膜74は、BCB膜73をエッティングするときのハードマスクになる。

【0138】

続いて、図12(b)に示されているように、シリコン酸化膜74の上面にフォトレジスト75が形成される。更に、フォトリソグラフィー技術を用いてフォトレジスト75に配線溝形成用レジストパターン75aが形成される。

【0139】

続いて、図12(c)に示されているように、フォトレジスト75をマスクとして、フッ素系プラズマを用いてシリコン酸化膜74がエッティングされ、配線溝パターン74aが形成される。更に、N<sub>2</sub>/H<sub>2</sub>プラズマによりフォトレジスト75が剥離される。このとき、配線溝パターン74aの底部において、BCB膜73はN<sub>2</sub>/H<sub>2</sub>プラズマに曝される。しかし、N<sub>2</sub>/H<sub>2</sub>プラズマに対して耐エッティング性を有するBCB膜73は、エッティングされない。

【0140】

続いて、図13(a)に示されているように、配線溝パターン74aが形成されたシリコン酸化膜74の上面に、フォトレジスト77が形成される。更に、フォトリソグラフィー技術を用いてフォトレジスト77にピア開口用レジストパターン76が形成される。

【0141】

続いて、図13(b)に示されているように、銅配線39に到達するピア開口78aと配線溝78bとが形成される。より詳細には、以下のようにして、ピア開口78aと配線溝78bとが形成される。ピア開口用レジストパターン76が形成された後、まず、フォトレジスト77をマスクとして、N<sub>2</sub>/O<sub>2</sub>プラズマによってBCB膜73がエッティングされる。更に、エッティングガスが窒素ガスと水素ガスとの混合ガスに切り替えられ、N<sub>2</sub>/H<sub>2</sub>プラズマによってSi<sub>1</sub>k<sup>T</sup>M膜72がエッティングされ、銅配線39に到達するピア開口78aが形成される。

【0142】

N<sub>2</sub>/H<sub>2</sub>プラズマによってSi<sub>1</sub>k<sup>T</sup>M膜72がエッティングされる際には、

同時に、フォトレジスト75が剥離される。N<sub>2</sub>/H<sub>2</sub>プラズマによってSi<sub>1</sub>k<sup>TM</sup>膜72のエッティングとフォトレジスト75の剥離とが行われた後、シリコン酸化膜74をマスクとして、BCB膜78がエッティングされ、配線溝78bが形成される。

#### 【0143】

続いて、図13(c)に示されているように、ピア開口78aと配線溝78bとに一括して銅が埋め込まれ、銅配線79が形成される。

#### 【0144】

実施例5の半導体装置の製造方法では、シリコン窒化膜やシリコン酸化膜、炭化シリコン膜のような高い比誘電率を有するエッティングストッパーが使用されておらず、実施例4と同様に、配線間容量の大きな減少が実現される。

#### 【0145】

実施例6：

図14と図15とは、実施例6に係る半導体装置の製造方法を示す断面図である。

#### 【0146】

まず、図14(a)に示されているように、シリコン基板30の上面に、下部配線構造81が形成される。下部配線構造81は、MOSトランジスタ31、シリコン酸化膜32、プラグ33、BCB膜34、Si<sub>1</sub>k<sup>TM</sup>膜35、シリコン窒化膜36、シリコン酸化膜37、銅配線39とを含み、その形成過程は、前述の実施例1に係る半導体装置の製造方法と同一である。

#### 【0147】

更に、下層配線構造81の上面に、キャップBCB膜82が形成される。キャップBCB膜82は、シリコン含有有機膜であるBCB膜により形成される。更に、キャップBCB膜82の上面に、Si<sub>1</sub>k<sup>TM</sup>膜83をスピニ塗布法によって成膜する。更に、Si<sub>1</sub>k<sup>TM</sup>膜83の上面にBCB膜84が形成される。更に、BCB膜84の上面にSi<sub>1</sub>k<sup>TM</sup>膜85が形成される。後述されるように、Si<sub>1</sub>k<sup>TM</sup>膜85の下面にあるBCB膜84は、Si<sub>1</sub>k<sup>TM</sup>膜85をエッティングする際のエッティングストッパーになる。更に、Si<sub>1</sub>k<sup>TM</sup>膜85の上面

には、BCB膜86とシリコン酸化膜87とが、順次に成膜される。後述されるように、BCB膜86とシリコン酸化膜87とは、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜85をエッチングする際のデュアルハードマスクになる。

#### 【0148】

続いて、図14(b)に示されているように、シリコン酸化膜87の上面にフォトレジスト88が形成される。更に、フォトリソグラフィー技術を用いてフォトレジスト88に配線溝形成用レジストパターン88aが形成される。

#### 【0149】

続いて、図14(c)に示されているように、フォトレジスト88をマスクとして、フッ素系プラズマを用いてシリコン酸化膜87がエッチングされ、配線溝パターン87aが形成される。更に、 $\text{N}_2/\text{H}_2$ プラズマによりフォトレジスト88が剥離される。このとき、配線溝パターン87aの底部において、BCB膜86は $\text{N}_2/\text{H}_2$ プラズマに曝される。しかし、 $\text{N}_2/\text{H}_2$ プラズマに対して耐エッチング性を有するBCB膜86は、エッチングされない。したがって、BCB膜86の下面にある $\text{Si}_1\text{k}^{\text{TM}}$ 膜85もエッチングされない。

#### 【0150】

続いて、図15(a)に示されているように、シリコン酸化膜87の上面に、フォトレジスト90が形成される。更に、フォトリソグラフィー技術を用いてフォトレジスト90にピア開口用レジストパターン89が形成される。

#### 【0151】

続いて、図15(b)に示されているように、銅配線39に到達するピア開口91aと配線溝91bとが形成される。より詳細には、以下のようにしてピア開口91aと配線溝91bとが形成される。ピア開口用レジストパターン89が形成された後、まず、フォトレジスト90をマスクとして、 $\text{N}_2/\text{O}_2$ プラズマにより、BCB膜86と、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜85と、BCB膜84とが、順次にエッチングされる。この時のエッチングは、フォトレジスト88がBCB膜84のエッチングが完了した時点では除去されているような条件で行われる。更に、 $\text{N}_2/\text{H}_2$ プラズマにより、 $\text{Si}_1\text{k}^{\text{TM}}$ 膜83のエッチングが行われる。 $\text{Si}_1\text{k}^{\text{TM}}$ 膜83のエッチングは、BCB膜で形成されたキャップ膜BCB82の上

面で停止する。かかる一連のエッティングにより、BCB膜86、Silk<sup>TM</sup>膜85、BCB膜84、及びSilk<sup>TM</sup>膜83を剥き、且つ、キャップBCB膜82に到達する開口が形成される。

【0152】

続いて、エッティングガスが窒素ガスと酸素ガスの混合ガスに切り替えられる。これにより、前述の開口の底部にあるキャップBCB膜82が除去され、ピア開口91aが形成される。このとき、同時に、シリコン酸化膜87に形成された配線溝パターン87aの下にあるBCB膜86が除去される。続いて、エッティングガスが、再び窒素ガスと水素ガスの混合ガスに切り替えられ、Silk<sup>TM</sup>膜85に配線溝91bが形成される。

【0153】

その後、図15(c)に示されているように、ピア開口91aと配線溝91bとに一括して銅が埋め込まれ、銅配線92が形成される。

【0154】

実施例6の半導体装置の製造方法は、実施例4及び実施例5の半導体装置の製造方法と同様に、配線間容量の大きな減少を実現する。

【0155】

実施例7：

図16と図17とは、実施例7に係る半導体装置の製造方法を示す断面図である。

【0156】

まず、図16(a)に示されているように、シリコン基板30の上面に、下部配線構造101が形成される。下部配線構造101は、MOSトランジスタ31、シリコン酸化膜32、プラグ33、BCB膜34、Silk<sup>TM</sup>膜35、シリコン窒化膜36、シリコン酸化膜37、銅配線39とを含み、その形成過程は、前述の実施例1に係る半導体装置の製造方法と同一である。

【0157】

更に、下層配線構造101の上面に、キャップ膜として、25nm程度の薄いシリコン窒化膜102が成膜される。シリコン窒化膜102が薄くされているこ

とにより、実効的な比誘電率の上昇が抑制されている。シリコン窒化膜102の上面には、BCB膜103が成膜される。更に、BCB膜103の上面に、20nm程度のシリコン窒化膜104が成膜される。更に、シリコン窒化膜104の上面に、BCB膜105が成膜される。BCB膜105の下面にあるシリコン窒化膜104は、BCB膜105をエッチングする際のエッチングストッパーになる。

#### 【0158】

BCB膜105の上面には、更に、シリコン酸化膜106が成膜される。シリコン酸化膜106は、BCB膜105をエッチングする際のハードマスクになる。更に、シリコン酸化膜106の上面には、反射防止膜107が塗布により形成される。

#### 【0159】

反射防止膜107の上面には、フォトレジスト108が形成される。更に、フォトリソグラフィー技術により、フォトレジスト108に、ピア開口用レジストパターン108aが形成される。

#### 【0160】

続いて、図16(b)に示されているように、フォトレジスト108をマスクとして、窒素ガスと酸素ガスとフッ素系ガスの混合ガスをエッチングガスとして反射防止膜107、シリコン酸化膜106、BCB膜105、シリコン窒化膜104、及びBCB膜103が、順次エッチングされ、ピア開口パターン103aが形成される。このときのエッチングは、シリコン窒化膜102に到達すると停止する。更に、N<sub>2</sub>/H<sub>2</sub>プラズマによりフォトレジスト108と反射防止膜107とが剥離される。このとき、BCB膜103、BCB膜105、シリコン窒化膜102、シリコン窒化膜104は、いずれも、N<sub>2</sub>/H<sub>2</sub>プラズマによりエッチングされないので、ピア開口パターン103aの寸法シフトは発生しにくい。

#### 【0161】

続いて、図16(c)に示されているように、反射防止膜109が塗布される。このとき、ピア開口パターン103aの内部に、塗付された反射防止膜109

が多量に埋まる。続いて、フォトレジスト110が、反射防止膜109の上面に成膜される。成膜されたフォトレジスト110に、配線溝形成用レジストパターン110aがフォトリソグラフィー技術により形成される。

#### 【0162】

続いて、図17(a)に示されているように、フォトレジスト110をマスクとし、窒素ガスと酸素ガスとフッ素系ガスとの混合ガスをエッティングガスとして、反射防止膜109、BCB膜105が順次にエッティングされ、配線溝105aが形成される。このとき、BCB膜105のエッティングは、シリコン窒化膜104で自動的に停止する。

#### 【0163】

その後、図17(b)に示されているように、残存している反射防止膜109とフォトレジスト108とが、N<sub>2</sub>/H<sub>2</sub>プラズマによりアッシングされる。このとき、BCB膜103とBCB膜105とは、N<sub>2</sub>/H<sub>2</sub>プラズマによりエッティングされない。したがって、反射防止膜109とフォトレジスト108とのアッシングの際には、充分なオーバーエッティングを行うことが可能である。反射防止膜109とフォトレジスト108とが、充分にN<sub>2</sub>/H<sub>2</sub>プラズマによりアッシングされ、前述のピア開口パターン103aが、再度、開口される。

#### 【0164】

その後、ピア開口パターン103aの底部にあるシリコン窒化膜102と、配線溝105aの底部にあるシリコン窒化膜104がエッチバックにより除去される。その後、イオン化スパッタ法で100nm厚程度の銅シード膜が成長され、更に、MOCVD法により銅膜が成長され、配線溝105aとピア開口パターン103aとに銅膜が埋め込まれる。このとき、Ta/TaNバリア膜は成長されない。これは、BCB膜自体に銅の拡散を防ぐバリア性があるためである。その後、350°Cから400°Cでアニールが行われる。すると、銅膜のうち、ピア開口パターン103aの内部にある銅膜は、下部配線構造101の銅配線39の結晶方位を引き継いでエピ成長する。ピア開口パターン103aの内部の銅膜は、銅配線39と結合され、概ね、単結晶化される。このようにして形成された単結晶化銅ピアは、抵抗が通常のピア抵抗に対して50%程度以上も低く、エレクト

ロマイグレーション耐性は、10倍以上高い。

【0165】

以上に説明された実施例7の半導体装置の製造方法は、ピア開口パターン103aに厚く埋まった反射防止膜109を十分にアッシングすることが可能である。この実施例7の半導体装置の製造方法は、ピアを配線溝よりも先行して形成する半導体装置の製造プロセスにおいて、配線の微細化のために反射防止膜を用いる場合に、特に有効である。

【0166】

【発明の効果】

本発明により、複数の有機膜を高い選択比でエッチングする技術が提供される

【0167】

また、本発明により、配線間容量が削減された半導体装置の製造が可能になる

【0168】

また、本発明により、半導体装置の製造工程の自由度が高められる。

【図面の簡単な説明】

【図1】

図1は、本発明の一実施の形態の実施例1による半導体装置の製造方法を示す

【図2】

図2は、本発明の一実施の形態の実施例1による半導体装置の製造方法を示す

【図3】

図3は、本発明の一実施の形態の実施例1による半導体装置の製造方法を示す

【図4】

図4は、本発明の一実施の形態の実施例2による半導体装置の製造方法を示す

【図5】

図5は、本発明の一実施の形態の実施例2による半導体装置の製造方法を示す

【図6】

図6は、本発明の一実施の形態の実施例2による半導体装置の製造方法を示す

【図7】

図7は、本発明の一実施の形態の実施例3による半導体装置の製造方法を示す

【図8】

図8は、本発明の一実施の形態の実施例3による半導体装置の製造方法を示す

【図9】

図9は、本発明の一実施の形態の実施例3による半導体装置の製造方法を示す

【図10】

図10は、本発明の一実施の形態の実施例4による半導体装置の製造方法を示す。

【図11】

図11は、本発明の一実施の形態の実施例4による半導体装置の製造方法を示す。

【図12】

図12は、本発明の一実施の形態の実施例5による半導体装置の製造方法を示す。

【図13】

図13は、本発明の一実施の形態の実施例5による半導体装置の製造方法を示す。

【図14】

図14は、本発明の一実施の形態の実施例6による半導体装置の製造方法を示す。

す。

【図15】

図15は、本発明の一実施の形態の実施例6による半導体装置の製造方法を示す。

【図16】

図16は、本発明の一実施の形態の実施例7による半導体装置の製造方法を示す。

【図17】

図17は、本発明の一実施の形態の実施例7による半導体装置の製造方法を示す。

【図18】

図18は、ジビニルシロキサンベンゾシクロブテン重合体で形成されたBCB膜を形成する装置を示す。

【図19】

図19は、従来の半導体装置の製造方法を示す。

【図20】

図20は、従来の半導体装置の製造方法を示す。

【図21】

図21は、従来の半導体装置の製造方法を示す。

【図22】

図22は、従来の他の半導体装置の製造方法を示す。

【図23】

図23は、従来の他の半導体装置の製造方法を示す。

【図24】

図24は、従来の他の半導体装置の製造方法を示す。

【図25】

図25は、従来の他の半導体装置の製造方法を示す。

【符号の説明】

30：シリコン基板

3 1 : M O S トランジスタ

3 2 : シリコン酸化膜

3 3 : プラグ

3 4 : B C B 膜

3 5 : S i l k <sup>TM</sup> 膜

3 6 : シリコン塗化膜

3 7 : シリコン酸化膜

3 8 : フォトレジスト

3 9 : 銅配線

4 0 : シリコン基板

4 1 : M O S トランジスタ

4 2 : シリコン酸化膜

4 3 : プラグ

4 4 : B C B 膜

4 5 : S i l k <sup>TM</sup> 膜

4 6 : B C B 膜

4 7 : シリコン塗化膜

4 8 : フォトレジスト

4 9 : 銅配線

5 0 : シリコン基板

5 1 : M O S トランジスタ

5 2 : シリコン酸化膜

5 3 : プラグ

5 4 : B C B 膜

5 5 : S i l k <sup>TM</sup> 膜

5 6 : B C B 膜

5 7 : フォトレジスト

5 8 : 銅配線

6 1 : 下部配線構造

62 : BCB膜

63 : Silk<sup>TM</sup>膜

64 : BCB膜

65 : シリコン酸化膜

66 : フオトレジスト

67 : フオトレジスト

70 : 銅配線

71 : 下部配線構造

72 : Silk<sup>TM</sup>膜

73 : BCB膜

74 : シリコン酸化膜

75 : フオトレジスト

77 : フオトレジスト

79 : 銅配線

81 : 下部配線構造

82 : キャップBCB膜

83 : Silk<sup>TM</sup>膜

84 : BCB膜

85 : Silk<sup>TM</sup>膜

86 : BCB膜

87 : シリコン酸化膜

88 : フオトレジスト

90 : フオトレジスト

92 : 銅配線

101 : 下部配線構造

102 : シリコン窒化膜

103 : BCB膜

104 : シリコン窒化膜

105 : BCB膜

106:シリコン酸化膜

107:反射防止膜

108:フォトレジスト

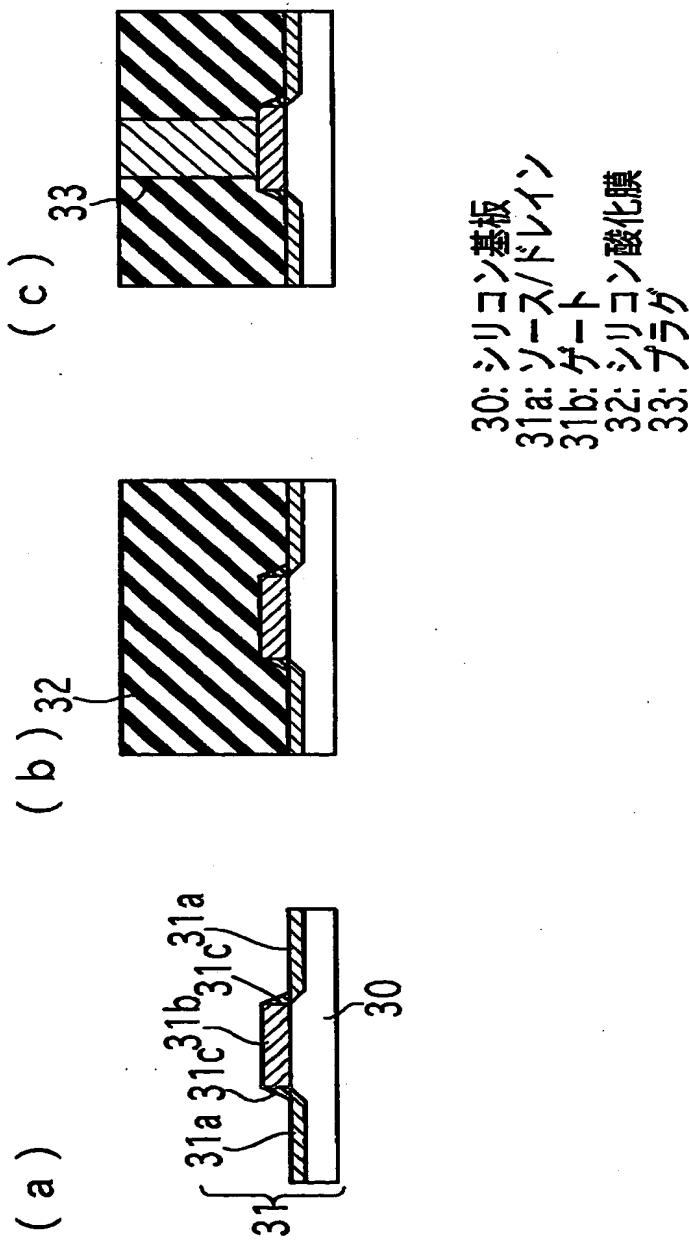
109:反射防止膜

110:フォトレジスト

111:銅配線

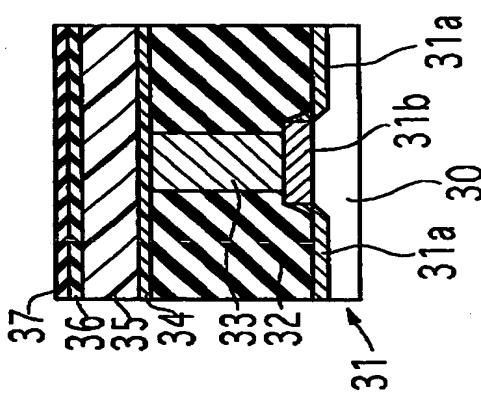
【書類名】 図面

【図1】

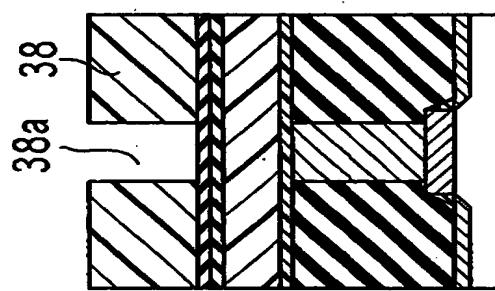


【図2】

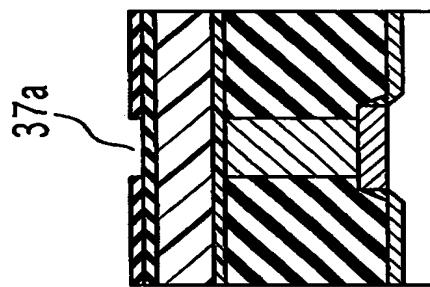
( a )



( b )



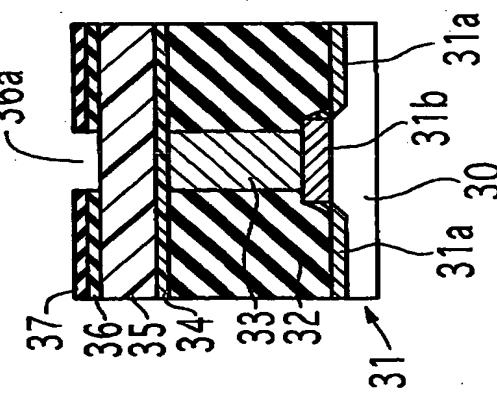
( c )



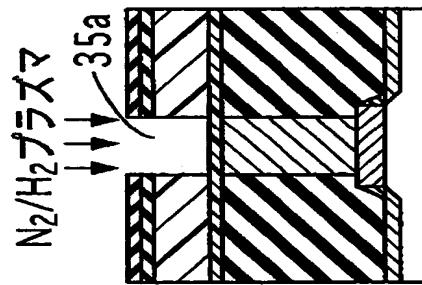
34: BCB膜  
35: Silk<sup>Tm</sup>膜  
36: シリコン塗化膜  
37: シリコシ酸膜  
38: フオトレジスト

【図3】

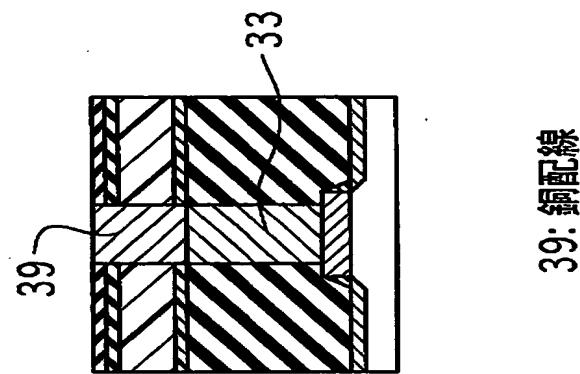
( a )



( b )



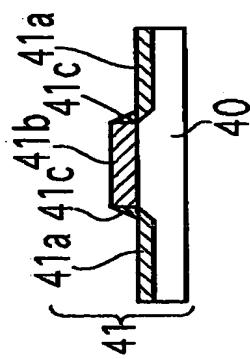
( c )



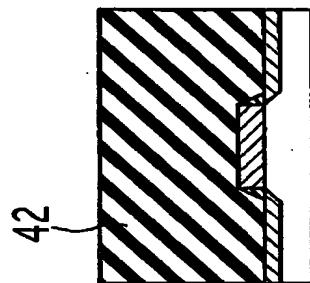
39: 銅配線  
39: Copper wiring

【図4】

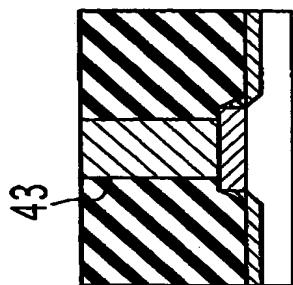
(a)



(b)



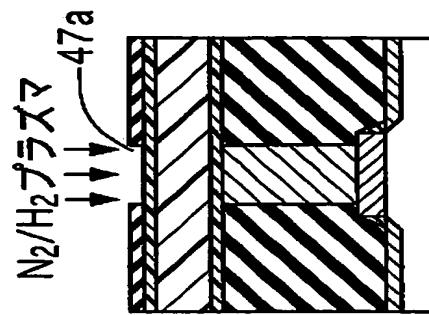
(c)



40:シリコン基板  
41a:ソース/ドレイン  
41b:ゲート  
42:シリコン酸化膜  
43:ブリゲ

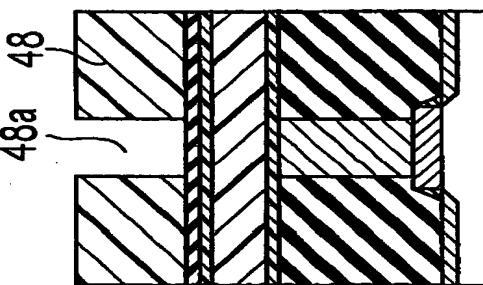
【図5】

(c)

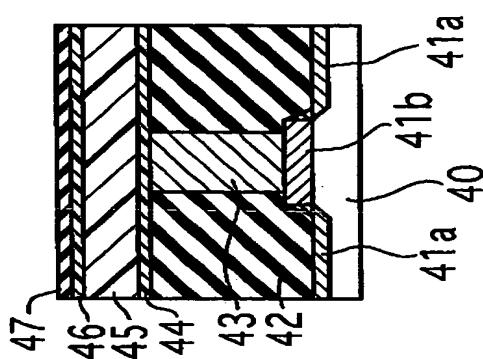


44: BCB膜  
45: SILK<sup>TM</sup>膜  
46: BCB膜  
47: シリコン塗化膜  
48: フォトレジスト

(b)

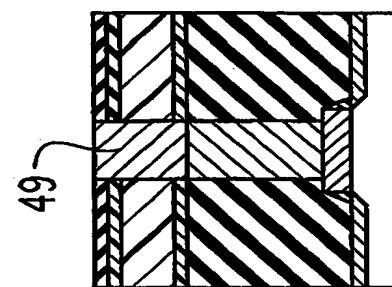


(a)



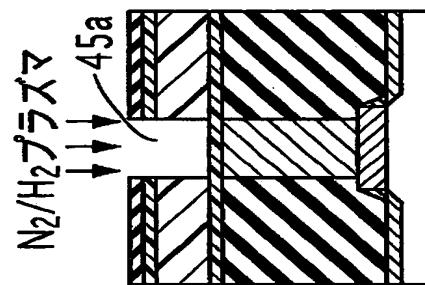
【図6】

(c)

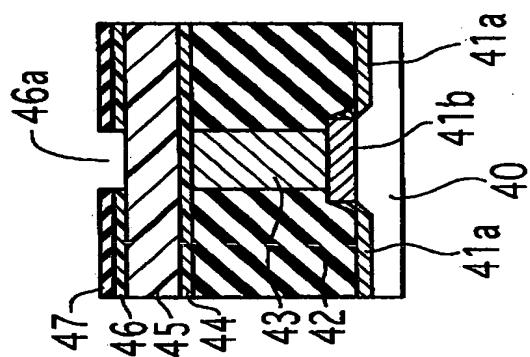


49: 銅配線

(b)

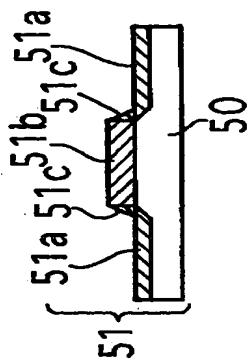


(a)

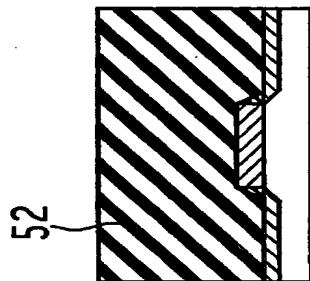


【図7】

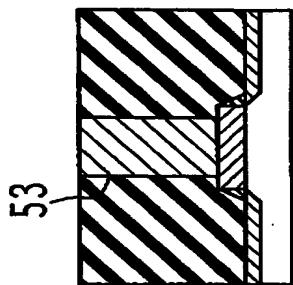
( a )



( b )

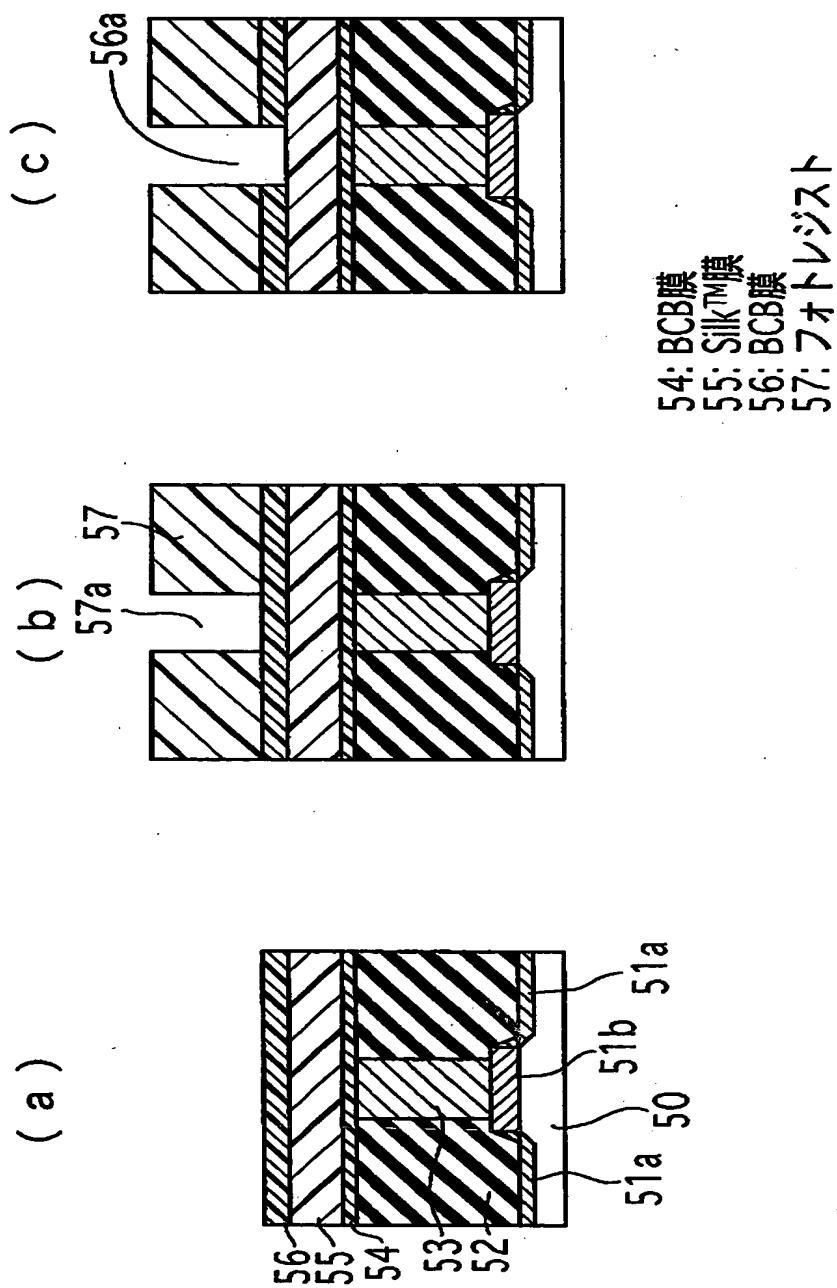


( c )



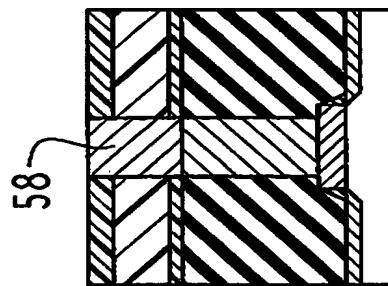
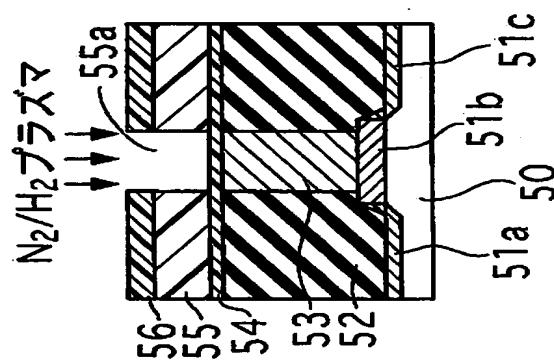
50:シリコン基板  
51a:ソース/ドレイン  
51b:ゲート  
52:シリコン酸化膜  
53:ブリッジ

【図8】



【図9】

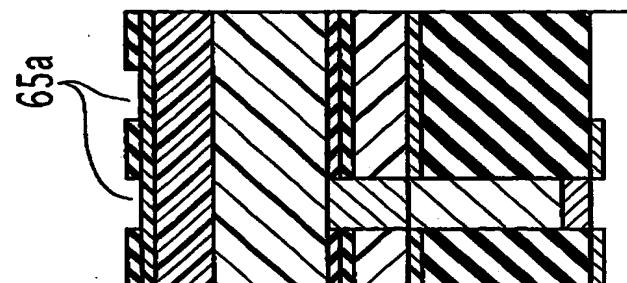
( a ) ( b )



58: 銅配線

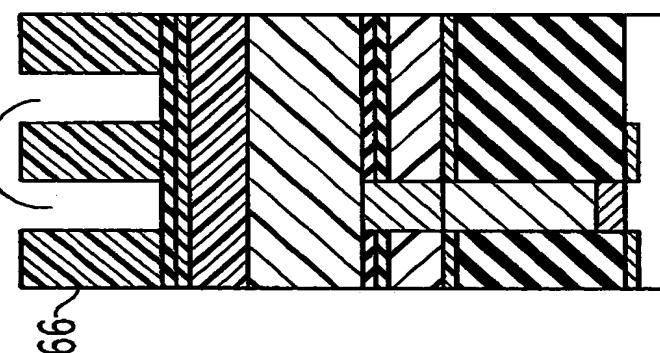
【図10】

(c)

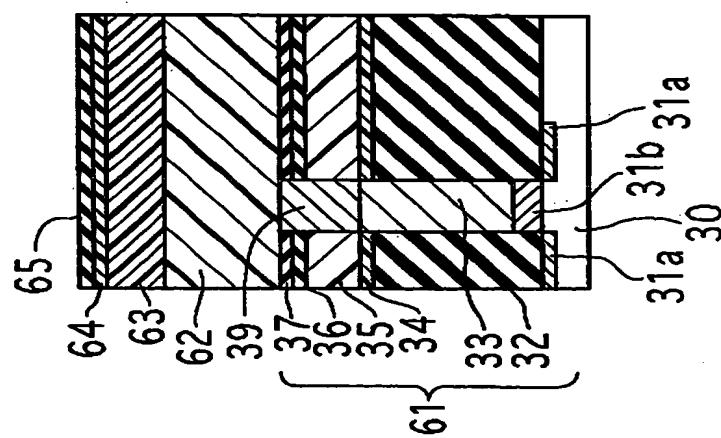


62: BCB膜  
 63: SiLK<sup>TM</sup>膜  
 64: BCB膜  
 65: シリコン酸化膜  
 66: フォトレジスト

(b)

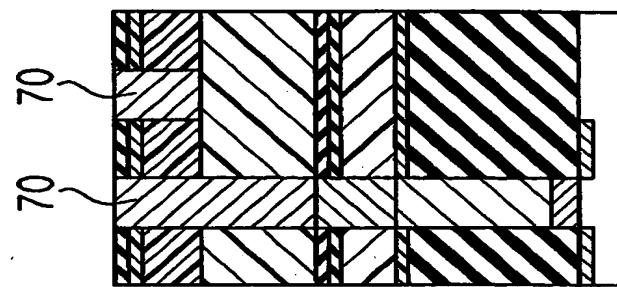


(a)

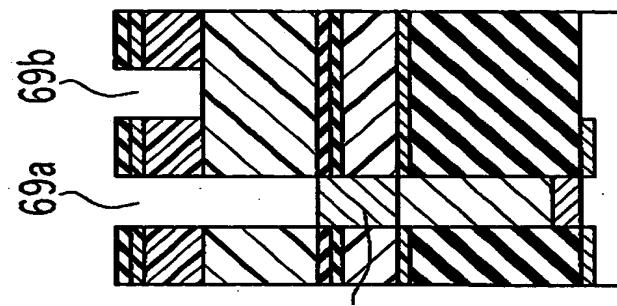


【図11】

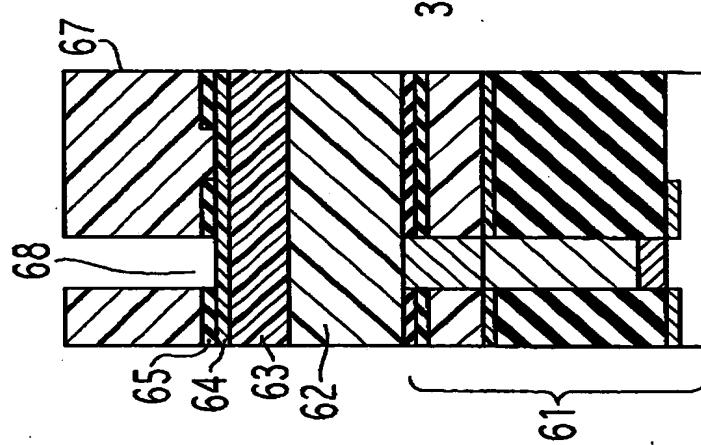
(c)



(b)

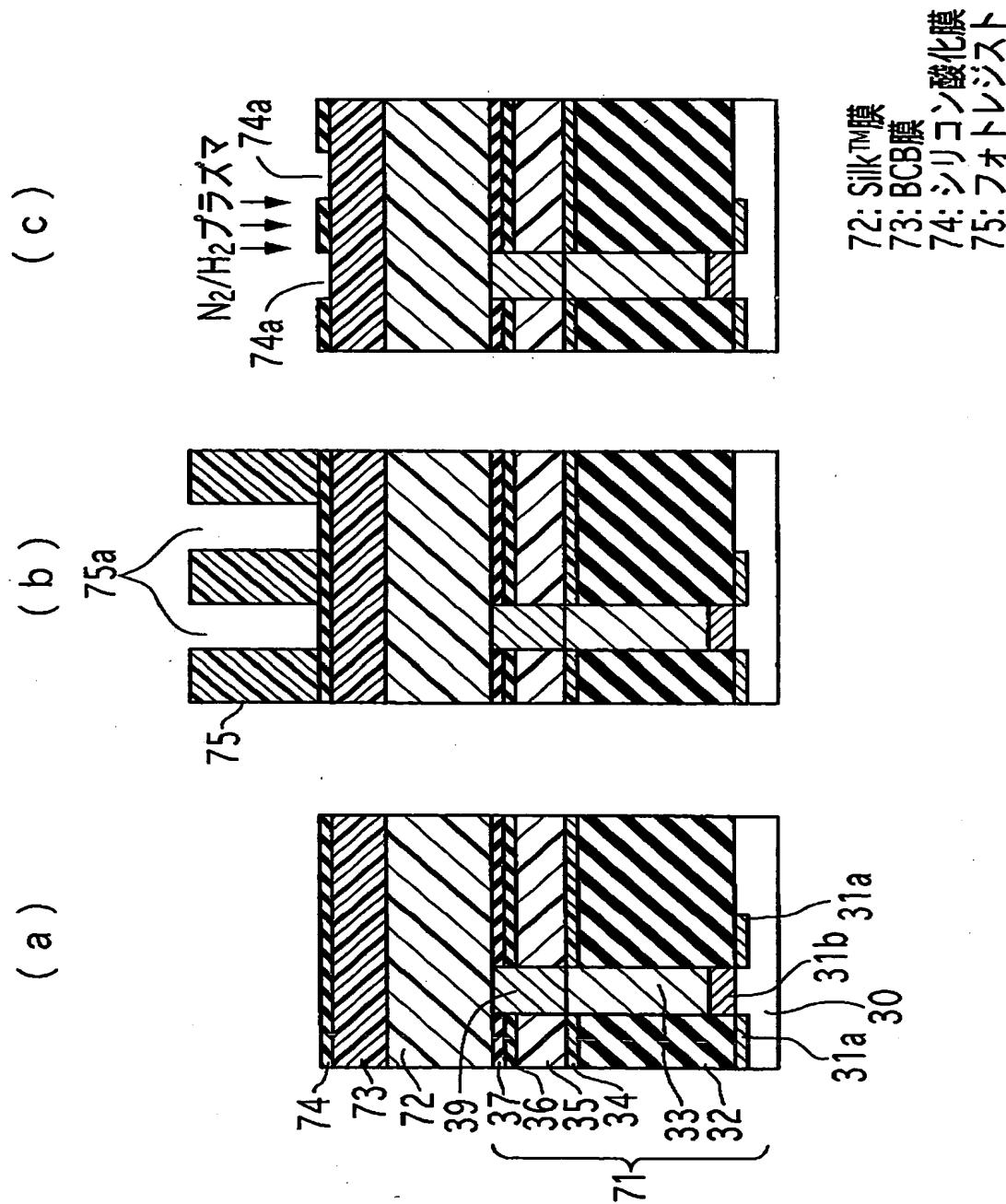


(a)



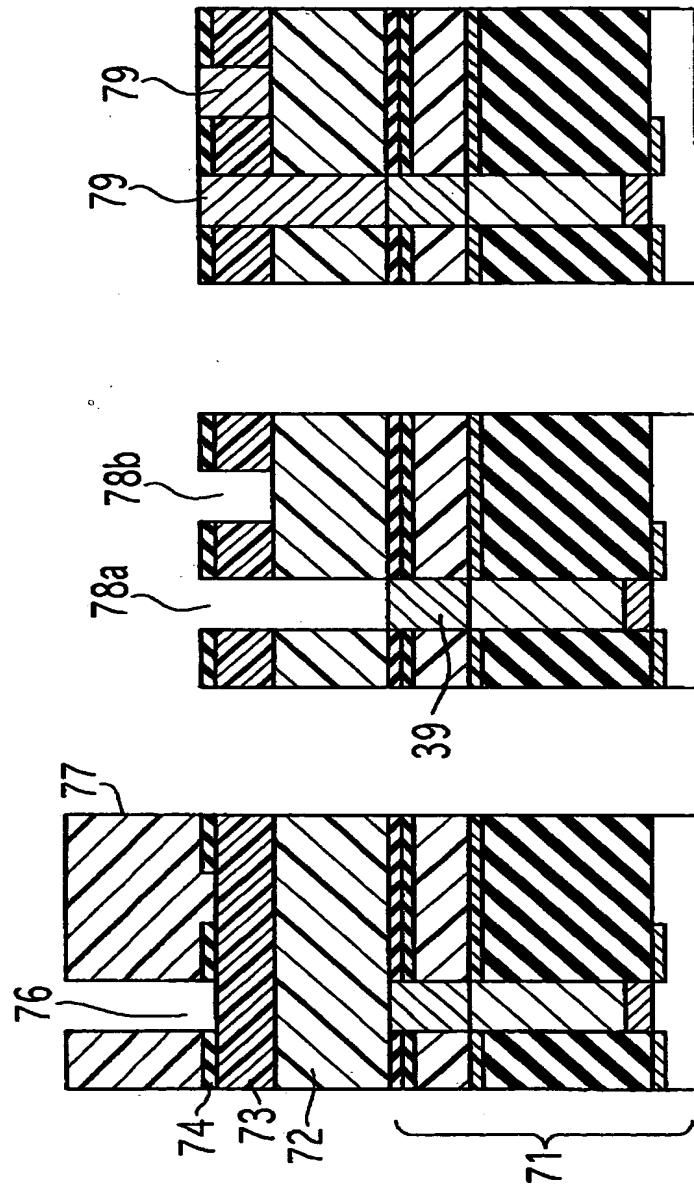
67: フォトレジスト

【図12】



【図13】

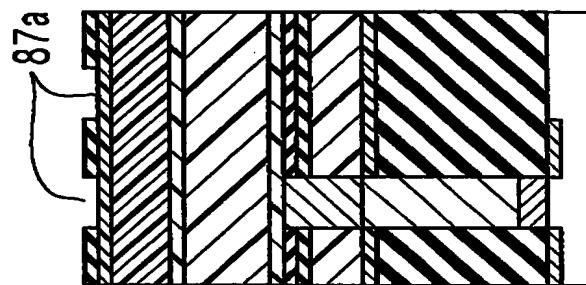
( a ) ( b ) ( c )



77: フォトレジスト  
79: 銅配線

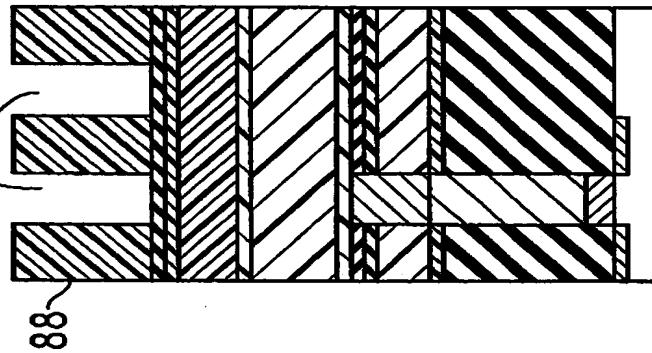
【図14】

(c)

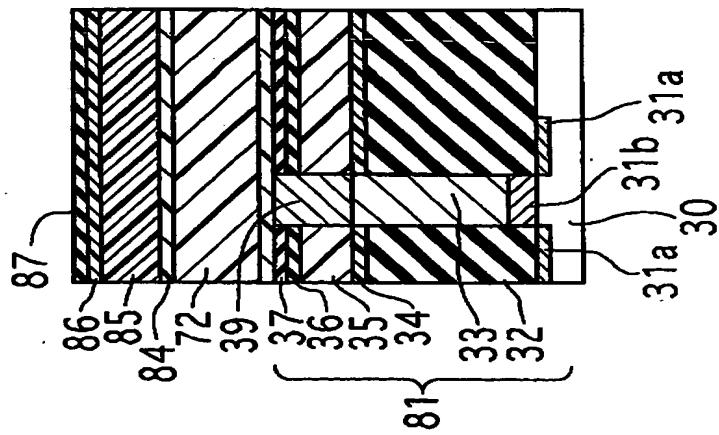


82: キヤップBCB膜  
 83: SILK<sup>TM</sup>膜  
 84: BCB膜  
 85: SILK<sup>TM</sup>膜  
 86: BCB膜  
 87: シリコン酸化膜  
 88: フオトレジスト

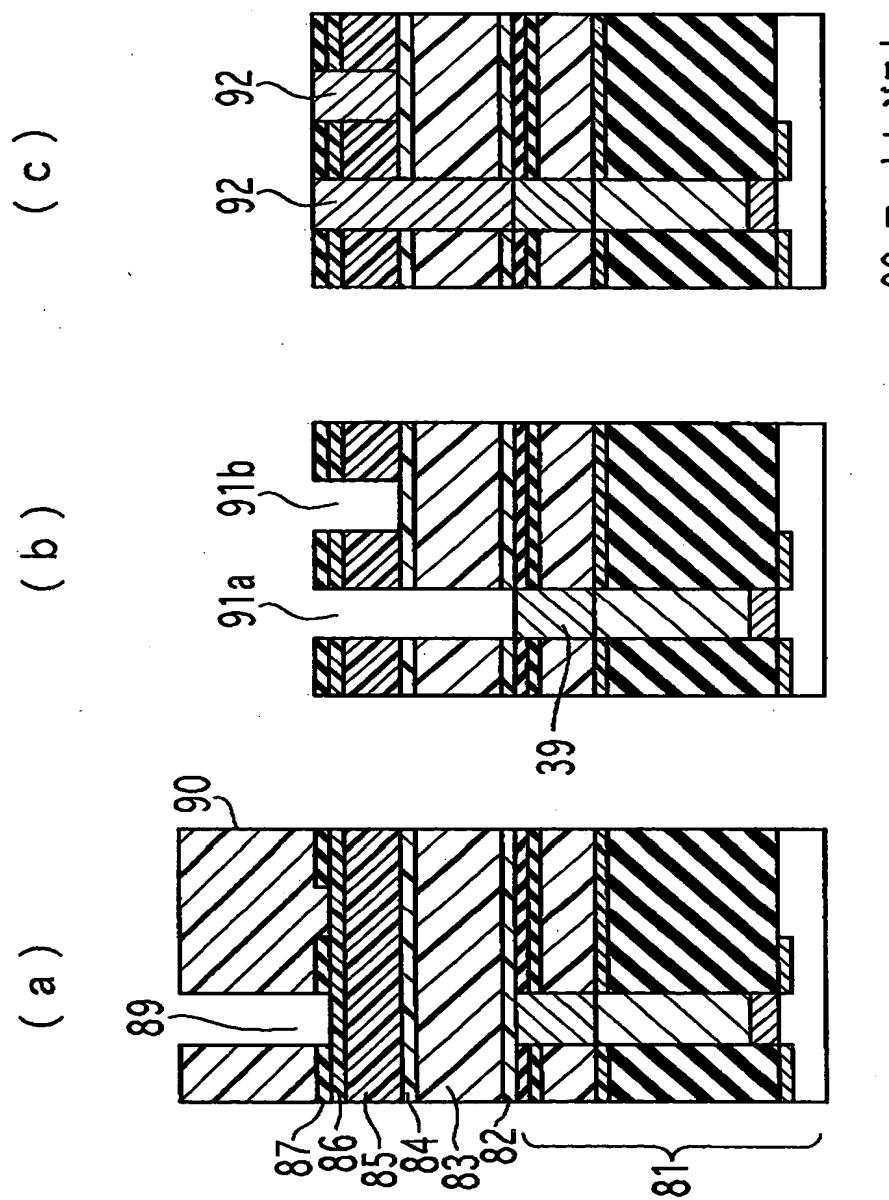
(b)



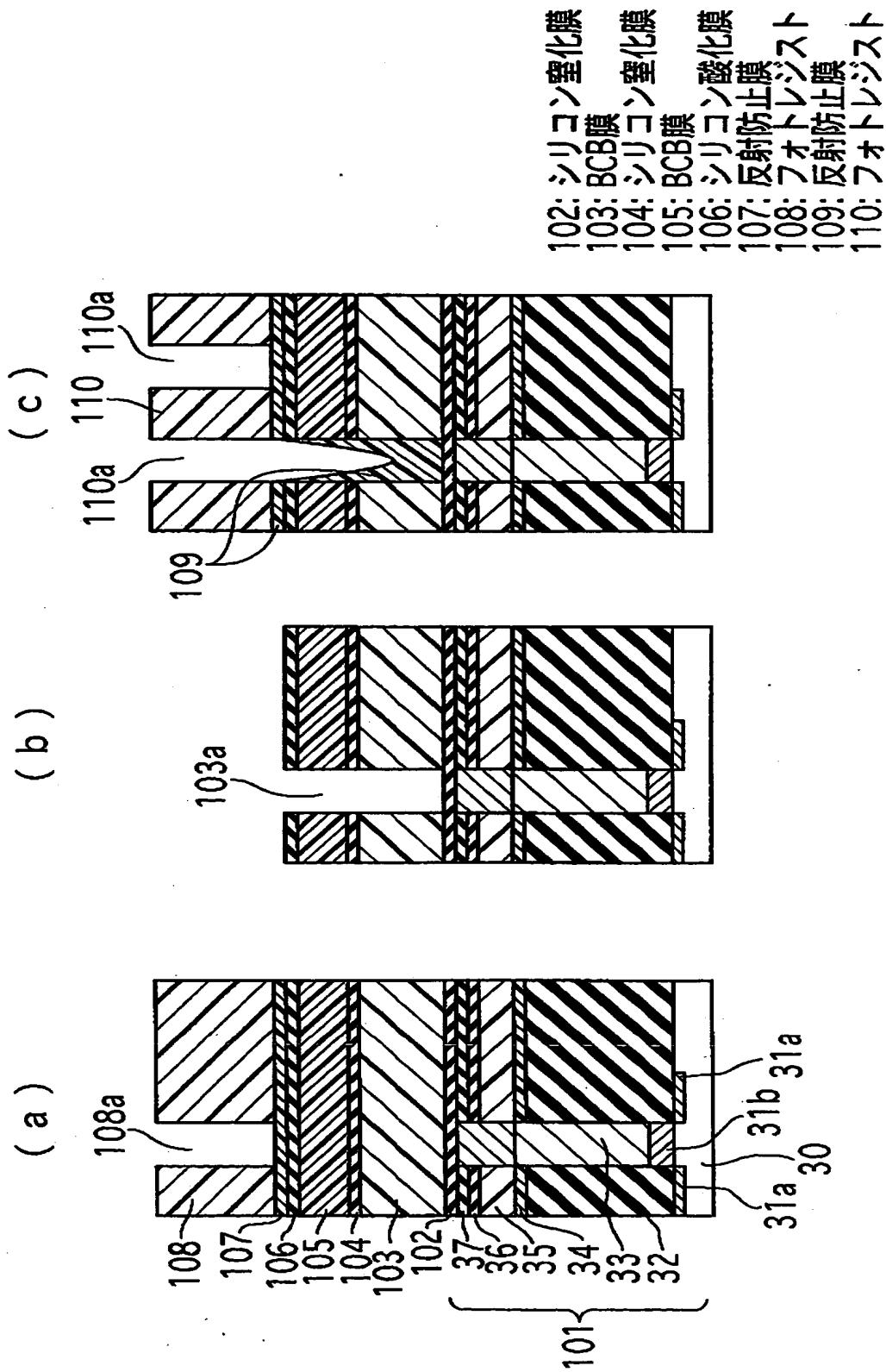
(a)



【図15】

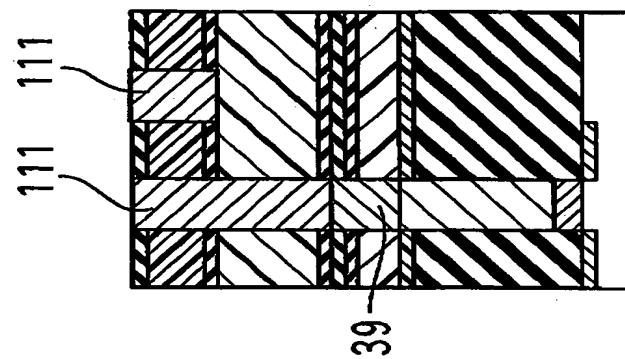


【図16】

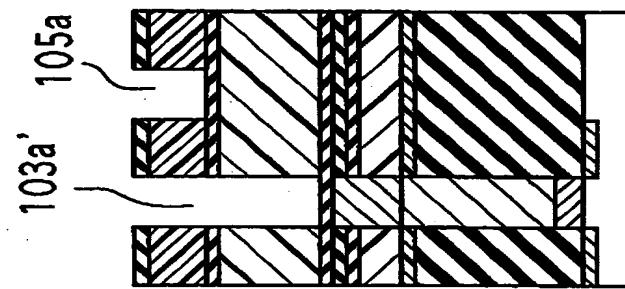


【図17】

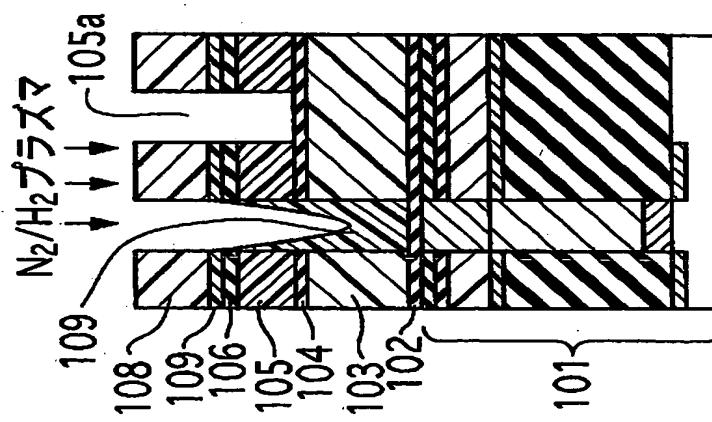
(c)



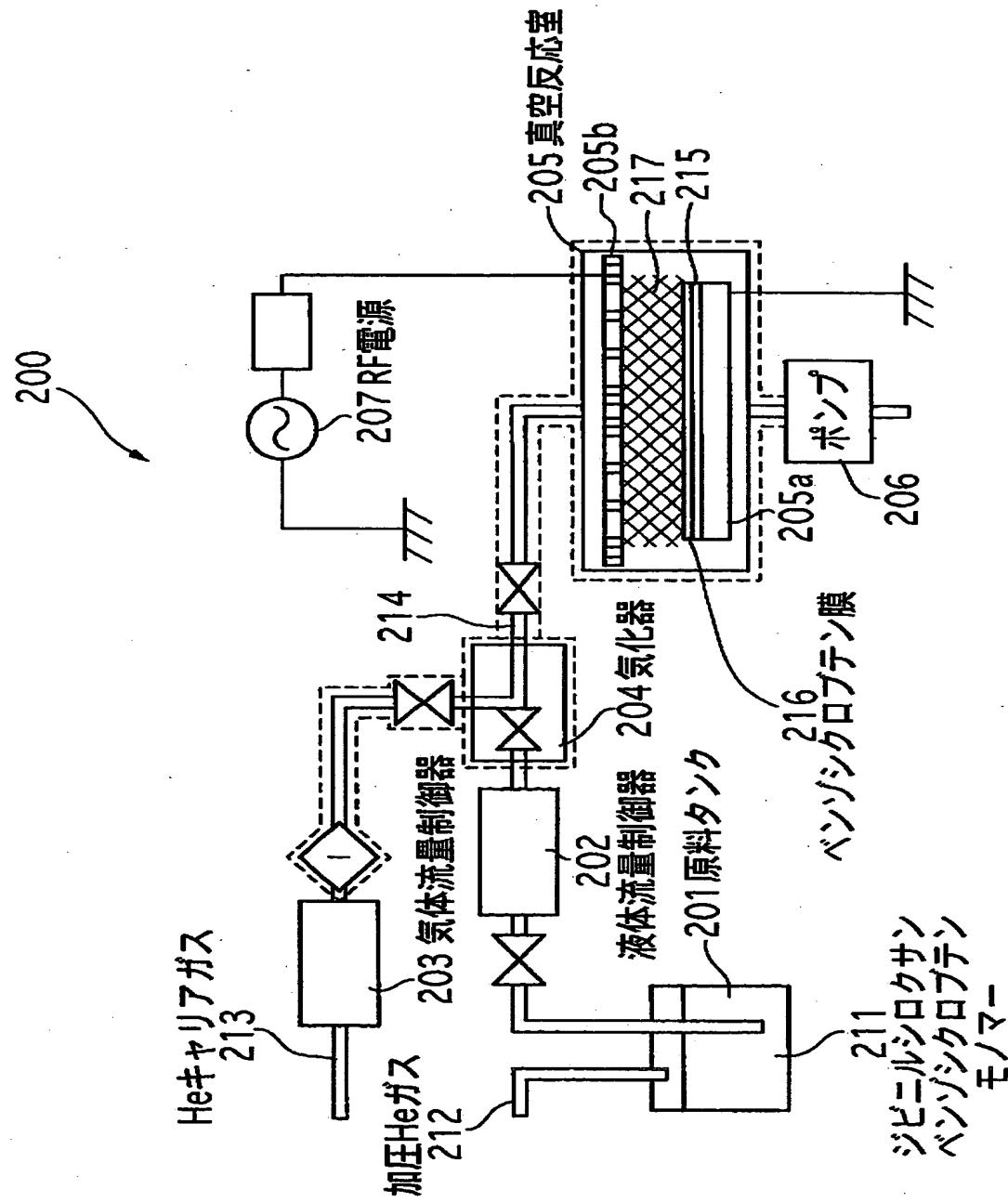
(b)



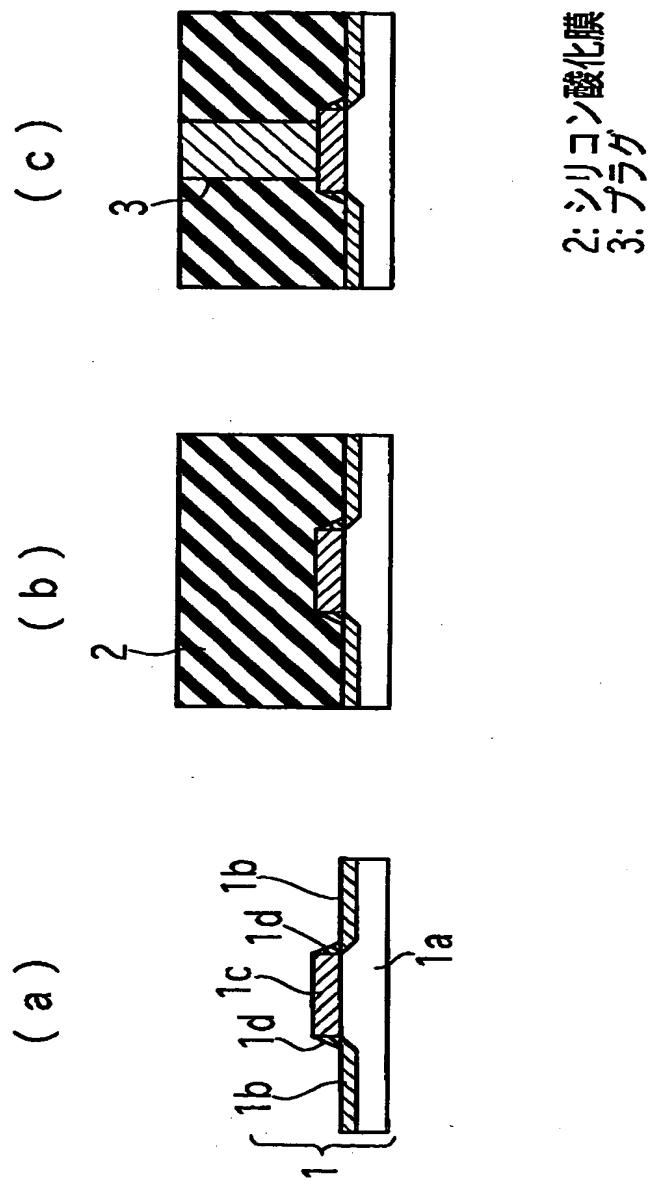
(a)



【図18】

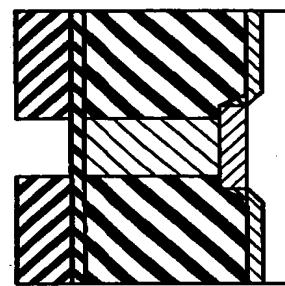


【図19】

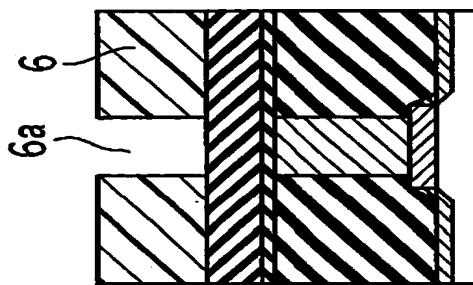


【図20】

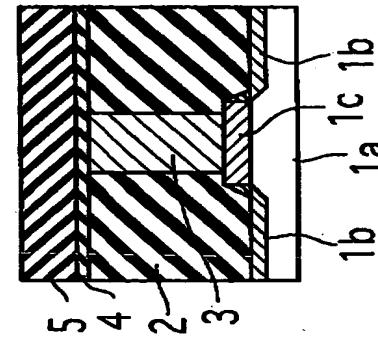
(c)



(b)

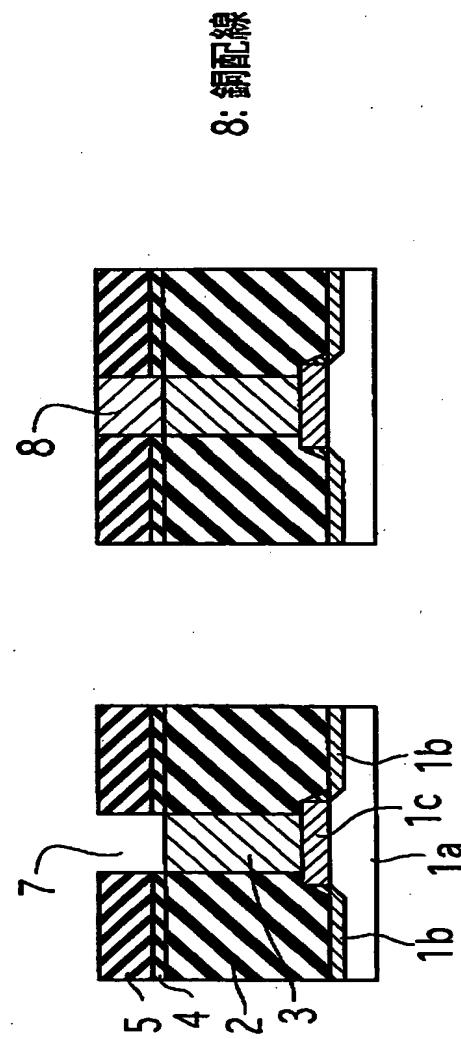


(a)

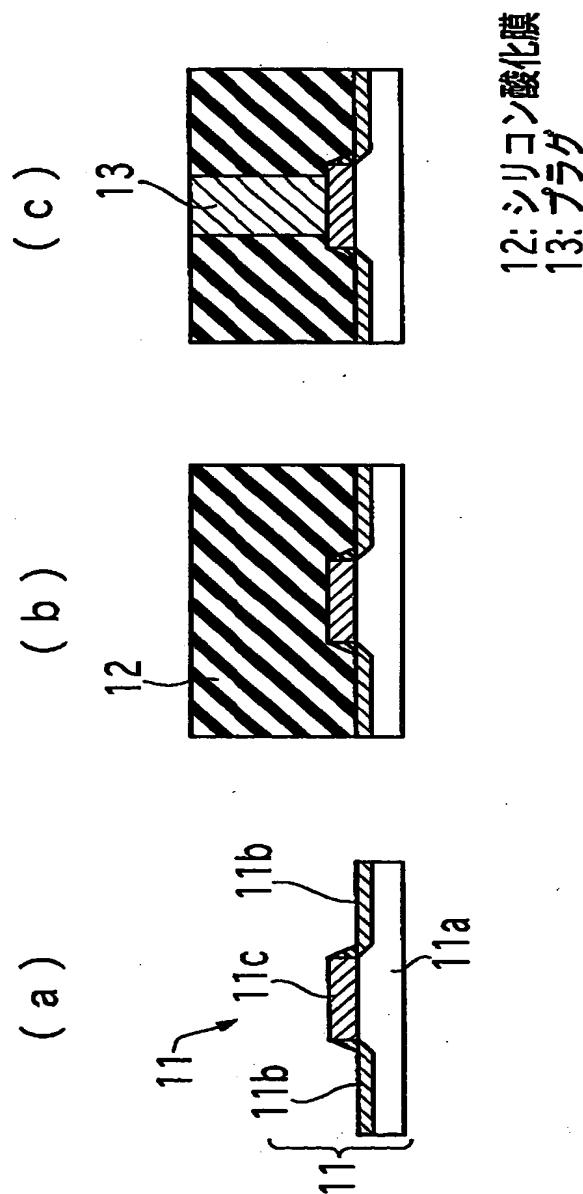


【図21】

(a) (b)

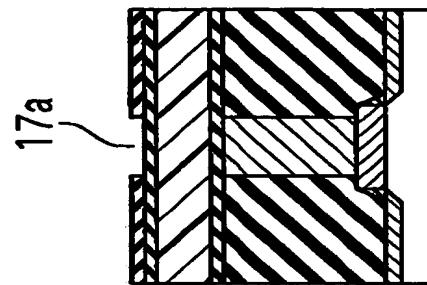


【図22】



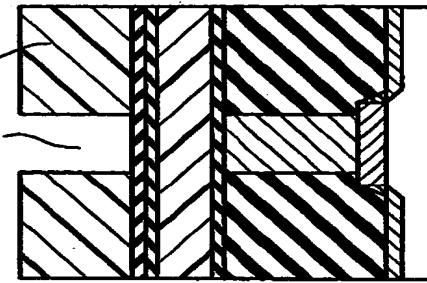
【図23】

(c)

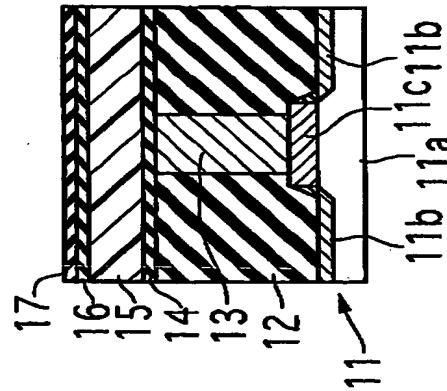


14: シリコン窒化膜  
15: 有機膜  
16: シリコン酸化膜  
17: シリコン膜

(b)

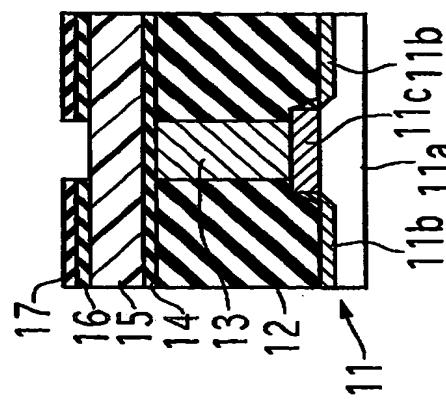


(a)

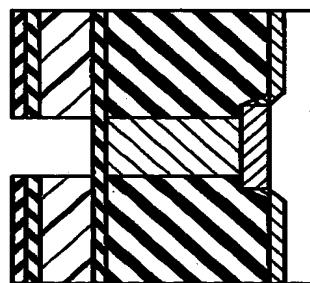


【図24】

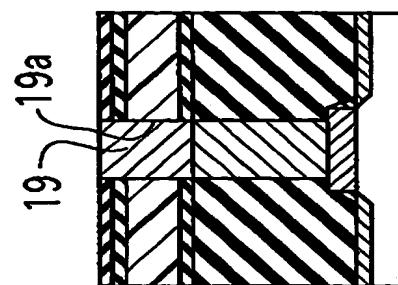
(a)



(b)

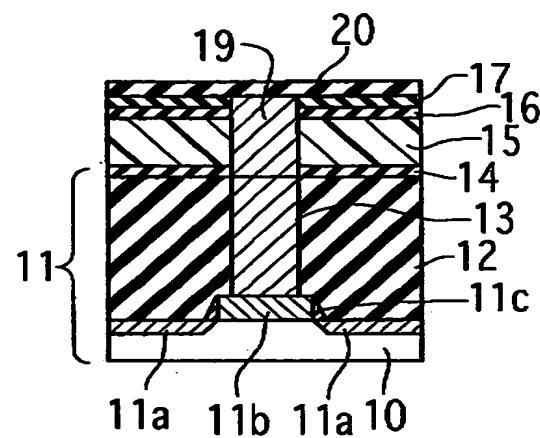


(c)



19: 銅配線

【図25】



20: キャップ膜

【書類名】 要約書

【要約】

【課題】 複数の有機膜を高い選択比でエッティングする技術を提供することにある。

【解決手段】 本発明の半導体装置の製造方法は、シリコン含有有機膜（34）とシリコン非含有有機膜（35）から構成される複合膜に対して、窒素と水素との混合系ガスプラズマを用いてシリコン非含有有機膜（35）をエッティングすることを特徴とする。

【選択図】 図3

特2001-047358

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社